

SON-2923

Docket No.: SON-2923  
(PATENT)

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Patent Application of:  
Junichi Yamashita et al

Art Unit: N/A

Application No.: Not Yet Assigned

Filed: February 20, 2004

For: DISPLAY DEVICE AND PROJECTION TYPE  
DISPLAY DEVICE

**CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENT**

MS Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign applications filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	P2003-054577	February 28, 2003
Japan	P2003-054632	February 28, 2003
Japan	P2003-054540	February 28, 2003

SON-2923

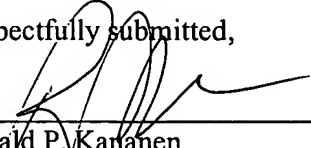
In support of this claim, a certified copy of each of said original foreign applications are filed herewith.

Dated: February 20, 2004

Lion Building  
1233 20<sup>th</sup> Street, N.W., Suite 501  
Washington, D.C. 20036  
Tel: (202) 955-3750  
Fax: (202) 955-3751

Customer No. 23353

Respectfully submitted,

By   
\_\_\_\_\_  
Ronald P. Karanen  
Attorneys for Applicant  
**RADER, FISHMAN & GRAUER, PLLC**  
Registration No.: 24,104  
(202) 955-3750

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    2 月 2 8 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 0 5 4 6 3 2  
Application Number:

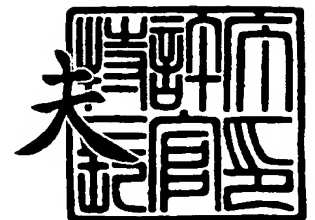
[ST. 10/C] :                      [ J P 2 0 0 3 - 0 5 4 6 3 2 ]

出      願      人                      ソニー株式会社  
Applicant(s):

2 0 0 3 年 1 0 月 2 8 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0290713202

【提出日】 平成15年 2月28日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/36  
G02F 1/33

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 山下 淳一

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 原野 環

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100094053

【弁理士】

【氏名又は名称】 佐藤 隆久

【手数料の表示】

【予納台帳番号】 014890

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707389



【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 表示装置および投射型表示装置

【特許請求の範囲】

【請求項 1】 複数の画素が行列状に配置され、各画素列ごとに信号ラインが配線された画素部と、

第 1 電位に保持されたモニタラインと、

少なくとも水平走査の基準となる互いに逆相のクロック信号および反転クロック信号を生成し、かつ、上記モニタラインの電位変化をモニタし、当該電位変化のタイミングの変化に基づいて少なくとも上記クロック信号および反転クロック信号の生成タイミングを補正する制御回路と、

水平スキャナと、

第 1 モニタ回路と、

第 2 モニタ回路と、を有し、

上記水平スキャナは、

複数のシフト段が縦続接続され、切替信号に応じて初段から最終段に順にシフトする第 1 スキャン動作と最終段から初段に順にシフトする第 2 スキャン動作を切り替え可能で、上記第 1 スキャン動作時または第 2 スキャン動作時に、上記クロック信号および反転クロック信号に同期して各シフト段からシフトパルスを順次出力するシフトレジスタと、

上記シフトレジスタの対応するシフト段から出力される上記シフトパルスに応答して上記クロック信号および反転クロック信号を交互に順次抜き取り、サンプルホールドパルスとして出力する第 1 のスイッチ群と、

映像信号を上記第 1 のスイッチ群の各スイッチによるサンプルホールドパルスに응答して順次サンプリングして上記画素部の対応する各信号ラインに供給する第 2 のスイッチ群と、を含み、

上記第 1 モニタ回路は、

上記第 1 スキャン動作時に、上記水平スキャナにおけるシフトレジスタの最終シフト段に接続され、当該最終シフト段による信号をシフトインすると、上記クロック信号および反転クロック信号に同期してシフトパルスを出力するシフ

ト段と、

上記シフト段から出力される上記シフトパルスに応答して上記クロック信号および反転クロック信号のうち、上記最終シフト段が抜き取った信号と異なる信号を抜き取り、サンプルホールドパルスとして出力する第3のスイッチと、

上記第3のスイッチによるサンプルホールドパルスに応答して上記モニタラインの電位を第2電位に設定する第4のスイッチと、を含み、

上記第2モニタ回路は、

上記第2スキャン動作時に、上記水平スキヤナにおけるシフトレジスタの初段シフト段に接続され、当該初段シフト段による信号をシフトインすると、上記クロック信号および反転クロック信号に同期してシフトパルスを出力するシフト段と、

上記シフト段から出力される上記シフトパルスに応答して上記クロック信号および反転クロック信号のうち、上記初段シフト段が抜き取った信号と異なる信号を抜き取り、サンプルホールドパルスとして出力する第5のスイッチと、

上記第5のスイッチによるサンプルホールドパルスに応答して上記モニタラインのを第2電位に設定する第6のスイッチと、を含む

表示装置。

【請求項2】 上記第1スキャン動作および上記第2スキャン動作は、水平スタートパルスを受けて開始され、当該水平スタートパルスは、上記第1スキャン動作時には上記シフトレジスタの初段シフト段に供給され、上記第2スキャン動作時には上記シフトレジスタの最終シフト段に供給され、上記第1モニタ回路および上記第2モニタ回路には供給されない

請求項1記載の表示装置。

【請求項3】 上記第1モニタ回路は、上記水平スキヤナの最終シフト段の配置位置の近傍に配置され、

上記第2モニタ回路は、上記水平スキヤナの初段シフト段の配置位置の近傍に配置されている

請求項1記載の表示装置。

【請求項4】 上記モニタラインは、上記第1モニタ回路と上記第2モニタ

回路とで共用している

請求項 1 記載の表示装置。

【請求項 5】 上記モニタラインは、上記第 1 モニタ回路に接続された第 1 モニタラインと上記第 2 モニタ回路に接続された第 2 モニタラインとに個別に形成されている

請求項 1 記載の表示装置。

【請求項 6】 上記水平スキャナのシフトレジスタにおけるシフト段の数は偶数である

請求項 1 記載の表示装置。

【請求項 7】 上記制御回路で生成されたクロック信号および反転クロック信号に基づいて、当該クロック信号および反転クロック信号に対して周期が同じでかつデューティ比が小さい第 2 のクロック信号および第 2 の反転クロック信号を生成し、上記水平スキャナ、第 1 モニタ回路、および第 2 モニタ回路に供給するクロック生成手段を有し、

上記水平スキャナの第 1 スイッチ群の各スイッチ、上記第 1 モニタ回路の第 3 スイッチ、上記第 2 モニタ回路の第 5 スイッチは、上記クロック生成手段による 2 のクロック信号またたび第 2 の反転クロック信号を抜き取る

請求項 1 記載の表示装置。

【請求項 8】 上記画素の表示エレメントが液晶セルである

請求項 1 記載の表示装置。

【請求項 9】 第 1 電位に保持されたモニタラインと、

少なくとも水平走査の基準となる互いに逆相のクロック信号および反転クロック信号を生成し、かつ、上記モニタラインの電位変化をモニタし、当該電位変化のタイミングの変化に基づいて少なくとも上記クロック信号および反転クロック信号の生成タイミングを補正する制御回路と、

複数の画素が行列状に配置され、各画素列ごとに信号ラインが配線された画素部と、水平スキャナと、第 1 モニタ回路と、第 2 モニタ回路とを含む表示パネルと、

上記表示パネルに光を照射する照射手段と、



上記表示パネルを経た光をスクリーン上に投影する投影手段と、を有し、  
上記表示パネルの水平スキャナは、

複数のシフト段が縦続接続され、切替信号に応じて初段から最終段に順にシフトする第1スキャン動作と最終段から初段に順にシフトする第2スキャン動作を切り替え可能で、上記第1スキャン動作時または第2スキャン動作時に、上記クロック信号および反転クロック信号に同期して各シフト段からシフトパルスを順次出力するシフトレジスタと、

上記シフトレジスタの対応するシフト段から出力される上記シフトパルスに応答して上記クロック信号および反転クロック信号を交互に順次抜き取り、サンプルホールドパルスとして出力する第1のスイッチ群と、

映像信号を上記第1のスイッチ群の各スイッチによるサンプルホールドパルスに응答して順次サンプリングして上記画素部の対応する各信号ラインに供給する第2のスイッチ群と、を含み、

上記表示パネルの第1モニタ回路は、

上記第1スキャン動作時に、上記水平スキャナにおけるシフトレジスタの最終シフト段に接続され、当該最終シフト段による信号をシフトインすると、上記クロック信号および反転クロック信号に同期してシフトパルスを出力するシフト段と、

上記シフト段から出力される上記シフトパルスに응答して上記クロック信号および反転クロック信号のうち、上記最終シフト段が抜き取った信号と異なる信号を抜き取り、サンプルホールドパルスとして出力する第3のスイッチと、

上記第3のスイッチによるサンプルホールドパルスに응答して上記モニタラインの電位を第2電位に設定する第4のスイッチと、を含み、

上記表示パネルの第2モニタ回路は、

上記第2スキャン動作時に、上記水平スキャナにおけるシフトレジスタの初段シフト段に接続され、当該初段シフト段による信号をシフトインすると、上記クロック信号および反転クロック信号に同期してシフトパルスを出力するシフト段と、

上記シフト段から出力される上記シフトパルスに응答して上記クロック信

号および反転クロック信号のうち、上記初段シフト段が抜き取った信号と異なる信号を抜き取り、サンプルホールドパルスとして出力する第5のスイッチと、

上記第5のスイッチによるサンプルホールドパルスに応答して上記モニタラインのを第2電位に設定する第6のスイッチと、を含む

投射型表示装置。

【請求項10】 上記第1スキャン動作および上記第2スキャン動作は、水平スタートパルスを受けて開始され、当該水平スタートパルスは、上記第1スキャン動作時には上記シフトレジスタの初段シフト段に供給され、上記第2スキャン動作時には上記シフトレジスタの最終シフト段に供給され、上記第1モニタ回路および上記第2モニタ回路には供給されない

請求項9記載の投射型表示装置。

【請求項11】 上記第1モニタ回路は、上記水平スキナの最終シフト段の配置位置の近傍に配置され、

上記第2モニタ回路は、上記水平スキナの初段シフト段の配置位置の近傍に配置されている

請求項9記載の投射型表示装置。

【請求項12】 上記モニタラインは、上記第1モニタ回路と上記第2モニタ回路とで共用している

請求項9記載の投射型表示装置。

【請求項13】 上記モニタラインは、上記第1モニタ回路に接続された第1モニタラインと上記第2モニタ回路に接続された第2モニタラインとに個別に形成されている

請求項9記載の投射型表示装置。

【請求項14】 上記水平スキナのシフトレジスタにおけるシフト段の数は偶数である

請求項9記載の投射型表示装置。

【請求項15】 上記制御回路で生成されたクロック信号および反転クロック信号に基づいて、当該クロック信号および反転クロック信号に対して周期が同じでかつデューティ比が小さい第2のクロック信号および第2の反転クロック信

号を生成し、上記水平スキャナ、第1モニタ回路、および第2モニタ回路に供給するクロック生成手段を有し、

上記水平スキャナの第1スイッチ群の各スイッチ、上記第1モニタ回路の第3スイッチ、上記第2モニタ回路の第5スイッチは、上記クロック生成手段による2のクロック信号またたび第2の反転クロック信号を抜き取る

請求項9記載の投射型表示装置。

【請求項16】 上記画素部の各画素の表示エレメントが液晶セルである  
請求項9記載の投射型表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表示装置およびその駆動方法に係り、特に水平駆動回路（水平スキャナ）にいわゆるクロックドライブ方式を採用した点順次駆動方式のアクティブマトリクス型表示装置および投射型表示装置に関するものである。

【0002】

【従来の技術】

表示装置、たとえば液晶セルを画素の表示エレメント（電気光学素子）に用いたアクティブマトリクス型液晶表示装置において、水平駆動回路（水平スキャナ部）に、点順次駆動方式が採用されている。

【0003】

図1は、一般的な点順次駆動方式を採用したアクティブマトリクス型液晶表示装置の構成を示す回路図である（たとえば、特許文献1参照）。

【0004】

この液晶表示装置（LCDパネル）10は、図1に示すように、有効画素部（PXL P）11、垂直スキャナ（VSCN）12、水平スキャナ（HSCN）13、第1のクロック生成回路（GEN1：タイミングジェネレータ）14、および第2のクロック生成回路（GEN2）15を主構成要素として有している。

なお、図2に示すように、垂直スキャナに関しては、画素部11の一側部のみでなく、両側部に配置されることもあり、また、信号線のプリチャージ回路（P

RCG) 16 が設けられる。

#### 【0005】

画素部 11 は、複数の画素 PXL が  $n$  行  $m$  列のマトリクス状に配列されている。ここでは、図面の簡略化のために、4 行 4 列の画素配列の場合を例に採って示している。

マトリクス状に配置された画素 PXL の各々は、画素トランジスタである薄膜トランジスタ (TFT; thin film transistor) 11 と、この TFT 11 のドレイン電極に画素電極が接続された液晶セル LC と、TFT 11 のドレイン電極に一方の電極が接続された保持容量  $C_s$  とから構成されている。

これら画素 PXL の各々に対して、信号ライン SGNL 1 ~ SGNL 4 が各列ごとにその画素配列方向に沿って配線され、ゲートライン GTL 1 ~ GTL 4 が各行ごとにその画素配列方向に沿って配線されている。

画素 PXL の各々において、TFT 11 のソース電極 (または、ドレイン電極) が、対応する信号ライン SGNL 1 ~ SGNL 4 に各々接続されている。TFT 11 のゲート電極が、ゲートライン GTL 1 ~ GTL 4 にそれぞれ接続されている。液晶セル LC の対向電極および保持容量  $C_s$  の他方の電極は、各画素間で共通に  $C_s$  ライン  $C_s L 1$  に接続されている。この  $C_s$  ライン  $C_s L 1$  には、所定の直流電圧がコモン電圧  $V_{com}$  として与えられる。

この画素部 11 において、ゲートライン GTL 1 ~ GTL 4 の各一端は、画素部 11 のたとえば図中、左側に配置された垂直スキャナ 12 の各行の出力端に接続されている。

#### 【0006】

垂直スキャナ 12 は、1 フィールド期間ごとに垂直方向 (行方向) に走査してゲートライン GTL 1 ~ GTL 4 に接続された各画素 PXL を行単位で順次選択する処理を行う。

すなわち、垂直スキャナ 12 からゲートライン GTL 1 に対して走査パルス  $S P 1$  が与えられたときには 1 行目の各列の画素が選択され、ゲートライン GTL 2 に対して走査パルス  $S P 2$  が与えられたときには 2 行目の各列の画素が選択される。以下同様にして、ゲートライン GTL 3, GTL 4 に対して走査パルス  $S$

P 3, S P 4 が順に与えられる。

【0007】

画素部 11 のたとえば図中の上側には、水平スキャナ 13 が配置されている。

水平スキャナ 13 は、入力される映像信号 V D O を 1 H (H は水平走査期間) ごとに順次サンプリングし、垂直スキャナ 12 によって行単位で選択される各画素 P X L に対して書き込む処理を行う。

水平スキャナ 13 は、図 1 に示すように、クロックドライブ方式を採用しており、シフトレジスタ 131、クロック抜き取りスイッチ群 132、位相調整回路 (P A C ; Phase Adjust Cirsuit) 群 133、およびサンプリングスイッチ群 134 を有している。

【0008】

シフトレジスタ 131 は、画素部 11 の画素列 (本例では、4 列) に対応した 4 段のシフト段 (S / R 段) 131-1 ~ 131-4 を有し、第 1 のクロック生成回路 14 により水平スタートパルス H S T が与えられると、互いに逆相の水平クロック H C K, H C K X に同期してシフト動作を行う。これにより、シフトレジスタ 131 の各シフト段 131-1 ~ 131-4 からは、水平クロック H C K, H C K X の周期と同じパルス幅を持つシフトパルス S F T P 1 ~ S F T P 4 が順次出力される。

【0009】

クロック抜き取りスイッチ群 132 は、画素部 11 の画素列に対応した 4 個のスイッチ 132-1 ~ 132-4 を有し、これらスイッチ 132-1 ~ 132-4 の各一端が、第 1 のクロック生成回路 15 によるクロック D C K X, D C K を伝送するクロックライン D K L 1, D K X L 1 に交互に接続されている。

すなわち、スイッチ 132-1, 132-3 の各一端がクロックライン D K X L 1 に、スイッチ 132-2, 132-4 の各一端がクロックライン D K L 1 にそれぞれ接続されている。

クロック抜き取りスイッチ群 132 の各スイッチ 132-1 ~ 132-4 には、シフトレジスタ 131 の各シフト段 131-1 ~ 131-4 から順次出力されるシフトパルス S F T P 1 ~ S F T P 4 が与えられる。クロック抜き取りスイッ

チ群 132 の各スイッチ 132-1 ~ 132-4 は、シフトレジスタ 131 の各シフト段 131-1 ~ 131-4 からシフトパルス SFTP1 ~ SFTP4 が与えられると、これらシフトパルス SFTP1 ~ SFTP4 に応答して順にオン状態となることにより、互いに逆相の第 2 のクロック DCKX, DCK を交互に抜き取る。

#### 【0010】

位相調整回路群 133 は、画素部 11 の画素列に対応した 4 個の位相調整回路 133-1 ~ 133-4 を有し、各位相調整回路 133-1 ~ 133-4 でクロック抜き取りスイッチ群 132 の各スイッチ 132-1 ~ 132-4 でそれぞれ抜き取られた第 2 のクロック DCKX, DCK の位相調整した後、対応するサンプリングスイッチ群 134 のサンプリングスイッチに供給する。

#### 【0011】

サンプリングスイッチ群 134 は、画素部 11 の画素列に対応した 4 個のサンプリングスイッチ 134-1 ~ 134-4 を有し、これらのサンプリングスイッチ 134-1 ~ 134-4 の各一端が映像信号 VDO を入力するビデオライン VDL1 に接続されている。各サンプリングスイッチ 134-1 ~ 134-4 には、クロック抜き取りスイッチ群 132 の各スイッチ 132-1 ~ 132-4 によって抜き取られ、位相調整回路群 133 で位相調整されたクロック DCKX, DCK がサンプルホールドパルス SHP1 ~ SHP4 として与えられる。

サンプリングスイッチ群 134 の各サンプリングスイッチ 134-1 ~ 134-4 は、サンプルホールドパルス SHP1 ~ SHP4 が与えられると、これらサンプルホールドパルス SHP1 ~ SHP4 に応答して順にオン状態となることにより、ビデオライン VDL1 を通して入力される映像信号 VDO を順次サンプリングし、画素部 11 の信号ライン SGNL1 ~ SGNL4 に供給する。

#### 【0012】

また、第 1 のクロック生成回路 18 は、垂直走査の開始を指令する垂直スタートパルス VST、垂直走査の基準となる互いに逆相の垂直クロック VCK, VCKX、水平走査の開始を指令する垂直スタートパルス VST、水平走査の基準となる互いに逆相の水平クロック HCK, HCKX を生成し、垂直スタートパルス

VST、および垂直クロックVCK、VCKXを垂直スキャナ12に供給し、水平クロックHCK、HCKXを水平スキャナ13および第2のクロック生成回路15に供給する。

#### 【0013】

第2のクロック生成回路15は、第1のクロック生成回路14で生成された水平クロック（第1のクロック）HCK、HCKXに対して周期が同じ（ $T_1 = T_2$ ）でかつデューティ比が小さい互いに逆相の第2のクロックDCK、DCKXを生成し、水平スキャナ13に供給する。ここで、デューティ比とは、パルス波形において、パルス幅 $t$ とパルス繰り返し周期 $T$ との比である。

たとえば、図3（A）～（D）に示すように、水平クロックHCK、HCKXのデューティ比（ $t_1 / T_1$ ）が50%であり、これよりもクロックDCK、DCKXのデューティ比（ $t_2 / T_2$ ）が小さく、即ちクロックDCK、DCKXのパルス幅 $t_2$ が水平クロックHCK、HCKXのパルス幅 $t_1$ よりも狭く設定さる。

#### 【0014】

上述した水平スキャナ13では、シフトレジスタ131から順次出力されるシフトパルスSFTP1～SFTP4をサンプルホールドパルスとして用いるのではなく、シフトパルスSFTP1～SFTP4に同期して、互いに逆相のクロックDCKX、DCKを交互に抜き取り、これらクロックDCKX、DCKを位相調整回路を介してサンプルホールドパルスSHP1～SHPとして用いるようにしている。これにより、サンプルホールドパルスSHP1～SHPのばらつきを抑えることができる。その結果、サンプルホールドパルスSHP1～SHPのばらつきに起因するゴーストを除去できる。

#### 【0015】

しかも、水平スキャナ13においては、シフトレジスタ131のシフト動作の基準となる水平クロックHCKX、HCKを抜き取ってサンプルホールドパルスとして用いるのではなく、水平クロックHCKX、HCKに対して同じ周期でかつデューティ比の小さいクロックDCKX、DCKを別途生成し、これらクロックDCKX、DCKを抜き取ってサンプルホールドパルスSHP1～SHPとし

て用いるようにしているので、水平駆動の際に、サンプリングパルス相互間での完全ノンオーバーラップサンプリングを実現できることから、オーバーラップサンプリングに起因する縦スジの発生を抑えることができる。

#### 【0016】

ここでたとえば、図4に示すように、隣接するN段目とN+1段目でビデオ信号VDOの対応画素への書き込みを行う場合の動作について、図5(A)～(D)に関連付けて説明する。

この場合、たとえば、ビデオ信号VDO、N段目の信号線SGNL-Nのドライブ信号DRV P-N、およびN+1段目の信号線SGNL-N+1のドライブパルスDRV P-N+1が、図5(A)～(C)に示すようなタイミング関係を有する場合、理想的には、N段目には白信号が、N+1段目には黒信号が書き込まれ、図5(D)に示すような、ゴーストのない画像が得られる。

#### 【0017】

ところが、TFTを用いているLCDにおいては、一般的にパネルエージングによるトランジスタの特性変化が生じる。この特性変化により、各トランジスタにてパルスの遅延が起り、最終的にはサンプルホールドパルスSHPがその初期状態に対してドリフトしてしまう。

このドリフトにより、ゴーストに対する最適なサンプルホールドポジションがずれてしまい、初期出荷時のサンプルホールドポジション設定値のままでは隣接段の映像信号をサンプルホールドしてしまい、ゴーストが発生してしまう。

具体的には、図6(A)～(C)に示すように、N段目の信号線SGNL-Nのドライブ信号DRV P-N、およびN+1段目の信号線SGNL-N+1のドライブパルスDRV P-N+1が、破線で示す初期状態からエージング後に、実線で示すように遅延してしまう。その結果として、図6(D)に示すように、N段目には黒信号が書き込まれてしまい、ゴーストGSTが発生する。

#### 【0018】

このドリフトによるゴーストの発生を防止するために、モニタ回路(ダミースキャナ)を配置し、そのサンプリングスイッチの出力をパネル外部に出力し、その出力の初期状態からの位相の変化を外部ICにてモニタし、位相の変化分をパ



ネル入力のクロックへとフィードバックする対策が一般的になっている（たとえば、特許文献2、あるいは特許文献3参照）。

#### 【0019】

図7は、モニタ回路17を設けた従来の液晶表示装置の構成例を示すブロック図である。図8は、図7のモニタ回路17と周辺の水平スキャナ13の一部の具体的な構成例を示す回路図である。

#### 【0020】

図8のモニタ回路17は、水平スキャナ13の第1段目、すなわち、水平スタートパルスHSTが最初に入力されてシフト動作を開始する段に隣接して、配置されている。

モニタ回路17は、水平スキャナ13の各段の出力パルスの遅延量を揃えるために、水平スキャナ13の各段の構成と同様に構成することが理想である。

図8のモニタ回路17は、水平スタートパルスHSTが入力され、シフトパルスSFTP17を出力するシフト段（S/R段）171と、第2のクロックDCKXをシフト段171によるシフトパルスSFTP17で抜き取るスイッチ172と、スイッチ171で抜き取られたクロックDCLXの位相を調整して相補的レベルをとる2信号からなるサンプルホールドパルスSHP17を生成する位相調整回路173と、位相調整回路173によるサンプルホールドパルスSHP17により第1端子と第2端子間の導通制御されるサンプリングスイッチ174を有している。

#### 【0021】

モニタ回路17のサンプリングスイッチ174は、第1端子が接地され、他端がモニタラインMNTL1の一端に接続されている。モニタラインMNTL1の他端がLCDパネル外部のフィードバックIC18に接続されている。

モニタラインMNTL1は、パネル外部にてプルアップされており、外部のフィードバックIC18は、サンプリングスイッチ173が導通してモニタラインMNTL1が接地レベルに遷移したタイミングから初期状態からの位相の変化をモニタし、位相の変化分をパネル入力のクロックへとフィードバックする。

なお、図8の例では、水平クロックHCKX、HCK等は、外部のフィードバ

ック I C 1 8 で生成するように構成されている。

【 0 0 2 2 】

【特許文献 1】

特願 2 0 0 1 - 1 0 9 4 6 0 号

【特許文献 2】

特開平 1 1 - 1 1 9 7 4 6 号公報

【特許文献 3】

特開 2 0 0 0 - 2 9 8 4 5 9 号公報

【 0 0 2 3 】

【発明が解決しようとする課題】

ところで、上述した点順次駆動方式を採用したアクティブマトリクス型液晶表示装置は、たとえば投射型液晶表示装置（液晶プロジェクタ）の表示パネル、すなわち L C D パネルとして用いられる。そして、カラーの場合、色の 3 原色 R（赤）、G（緑）、B（青）のそれぞれに対応して 3 つの L C D パネルが配置される。

この場合、光学系や光路等の関係から、一つの L C D パネルでは、他の L C D パネルと反転し、水平スキャナにおいて逆スキャンを行う必要がある。

そのため、L C D パネルは、適用に応じて、たとえば図 1 の図中左側からスキャンする機能に加えて、図中の右側からスキャン、すなわち逆スキャンする機能を併せ持つように構成される。

【 0 0 2 4 】

しかしながら、従来のモニタ回路（ダミースキャナ）を一つ配置する回路では、左右反転にてクロックの位相が反転する水平スキャナにおいて、一般的には水平スキャナ 1 3 に設けられるシフトレジスタの個数が偶数であることから、以下の不利益がある。

【 0 0 2 5 】

図 9（A）～（K）に示すように、左から右にスキャンするときは、たとえば図 9（B）に示すように、水平クロック H C K のパルス①、②、③の符号を付した場合に、水平クロック H C K の第 2 番目のタイミング②で、かつ第 2 のクロッ

ク D C K X のタイミングで水平スキャナ 13 の第 1 段目のサンプルホールドパルス S H P 1 とモニタ回路 17 のサンプルホールドパルス S H P 17 が略同一タイミングで生成され、問題なく画像表示が行われる。

#### 【0026】

これに対して、図 10 (A) ~ (K) に示すように、右から左にスキャンするときは、たとえば図 10 (B) に示すように、水平クロック H C K のパルス①、②、③の符号を付した場合に、水平クロック H C K の第 1 番目のタイミング①で、かつ第 2 のクロック D C K X のタイミングでモニタ回路 17 のサンプルホールドパルス S H P 17 が生成される。S H P 1 はタイミング②で、かつ第 1 のクロック D C K のタイミングで生成される。

すなわち、この場合、フィードバック用のサンプルホールドパルス S H P 17 の位相が左右反転にて 1 パルス分変化してしまい、正確なフィードバックを行うことができなかった。このような場合、画が半分ずれてしまい、精度の高い画像表を行うことができない。

#### 【0027】

本発明の目的は、スキャン方向を反転でき、スキャン方向反転においてクロックの位相が反転する水平スキャナにおいても、出力電位変化の位相が変化することがなく、いずれのスキャン方向で動作しても精度の高い画像表示を実現できる表示装置および投射型表示装置を提供することにある。

#### 【0028】

##### 【課題を解決するための手段】

上記目的を達成するため、本発明の第 1 の観点に係る表示装置は、複数の画素が行列状に配置され、各画素列ごとに信号ラインが配線された画素部と、第 1 電位に保持されたモニタラインと、少なくとも水平走査の基準となる互いに逆相のクロック信号および反転クロック信号を生成し、かつ、上記モニタラインの電位変化をモニタし、当該電位変化のタイミングの変化に基づいて少なくとも上記クロック信号および反転クロック信号の生成タイミングを補正する制御回路と、水平スキャナと、第 1 モニタ回路と、第 2 モニタ回路と、を有し、上記水平スキャナは、複数のシフト段が縦続接続され、切替信号に応じて初段から最終段に順に

シフトする第1スキャン動作と最終段から初段に順にシフトする第2スキャン動作を切り替え可能で、上記第1スキャン動作時または第2スキャン動作時に、上記クロック信号および反転クロック信号に同期して各シフト段からシフトパルスを順次出力するシフトレジスタと、上記シフトレジスタの対応するシフト段から出力される上記シフトパルスに応答して上記クロック信号および反転クロック信号を交互に順次抜き取り、サンプルホールドパルスとして出力する第1のスイッチ群と、映像信号を上記第1のスイッチ群の各スイッチによるサンプルホールドパルスに応答して順次サンプリングして上記画素部の対応する各信号ラインに供給する第2のスイッチ群と、を含み、上記第1モニタ回路は、上記第1スキャン動作時に、上記水平スキヤナにおけるシフトレジスタの最終シフト段に接続され、当該最終シフト段による信号をシフトインすると、上記クロック信号および反転クロック信号に同期してシフトパルスを出力するシフト段と、上記シフト段から出力される上記シフトパルスに応答して上記クロック信号および反転クロック信号のうち、上記最終シフト段が抜き取った信号と異なる信号を抜き取り、サンプルホールドパルスとして出力する第3のスイッチと、映像信号を上記第3のスイッチによるサンプルホールドパルスに応答して上記モニタラインの電位を第2電位に設定する第4のスイッチと、を含み、上記第2モニタ回路は、上記第2スキャン動作時に、上記水平スキヤナにおけるシフトレジスタの初段シフト段に接続され、当該初段シフト段による信号をシフトインすると、上記クロック信号および反転クロック信号に同期してシフトパルスを出力するシフト段と、上記シフト段から出力される上記シフトパルスに応答して上記クロック信号および反転クロック信号のうち、上記初段シフト段が抜き取った信号と異なる信号を抜き取り、サンプルホールドパルスとして出力する第5のスイッチと、映像信号を上記第5のスイッチによるサンプルホールドパルスに応答して上記モニタラインのを第2電位に設定する第6のスイッチと、を含む。

#### 【0029】

本発明の第2の観点に係る投射型表示装置は、第1電位に保持されたモニタラインと、少なくとも水平走査の基準となる互いに逆相のクロック信号および反転クロック信号を生成し、かつ、上記モニタラインの電位変化をモニタし、当該電

位変化のタイミングの変化に基づいて少なくとも上記クロック信号および反転クロック信号の生成タイミングを補正する制御回路と、複数の画素が行列状に配置され、各画素列ごとに信号ラインが配線された画素部と、水平スキャナと、第1 モニタ回路と、第2 モニタ回路とを含む表示パネルと、上記表示パネルに光を照射する照射手段と、上記表示パネルを経た光をスクリーン上に投影する投影手段と、を有し、上記表示パネルの水平スキャナは、複数のシフト段が縦続接続され、切替信号に応じて初段から最終段に順にシフトする第1 スキャン動作と最終段から初段に順にシフトする第2 スキャン動作を切り替え可能で、上記第1 スキャン動作時または第2 スキャン動作時に、上記クロック信号および反転クロック信号に同期して各シフト段からシフトパルスを順次出力するシフトレジスタと、上記シフトレジスタの対応するシフト段から出力される上記シフトパルスに応答して上記クロック信号および反転クロック信号を交互に順次抜き取り、サンプルホールドパルスとして出力する第1 のスイッチ群と、映像信号を上記第1 のスイッチ群の各スイッチによるサンプルホールドパルスに응答して順次サンプリングして上記画素部の対応する各信号ラインに供給する第2 のスイッチ群と、を含み、上記表示パネルの第1 モニタ回路は、上記第1 スキャン動作時に、上記水平スキャナにおけるシフトレジスタの最終シフト段に接続され、当該最終シフト段による信号をシフトインすると、上記クロック信号および反転クロック信号に同期してシフトパルスを出力するシフト段と、上記シフト段から出力される上記シフトパルスに응答して上記クロック信号および反転クロック信号のうち、上記最終シフト段が抜き取った信号と異なる信号を抜き取り、サンプルホールドパルスとして出力する第3 のスイッチと、映像信号を上記第3 のスイッチによるサンプルホールドパルスに응答して上記モニタラインの電位を第2 電位に設定する第4 のスイッチと、を含み、上記表示パネルの第2 モニタ回路は、上記第2 スキャン動作時に、上記水平スキャナにおけるシフトレジスタの初段シフト段に接続され、当該初段シフト段による信号をシフトインすると、上記クロック信号および反転クロック信号に同期してシフトパルスを出力するシフト段と、上記シフト段から出力される上記シフトパルスに응答して上記クロック信号および反転クロック信号のうち、上記初段シフト段が抜き取った信号と異なる信号を抜き取り、サン

プルホールドパルスとして出力する第5のスイッチと、映像信号を上記第5のスイッチによるサンプルホールドパルスに応答して上記モニタラインのを第2電位に設定する第6のスイッチと、を含む。

#### 【0030】

好適には、上記第1スキャン動作および上記第2スキャン動作は、水平スタートパルスを受けて開始され、当該水平スタートパルスは、上記第1スキャン動作時には上記シフトレジスタの初段シフト段に供給され、上記第2スキャン動作時には上記シフトレジスタの最終シフト段に供給され、上記第1モニタ回路および上記第2モニタ回路には供給されない。

#### 【0031】

好適には、上記第1モニタ回路は、上記水平スキナの最終シフト段の配置位置の近傍に配置され、上記第2モニタ回路は、上記水平スキナの初段シフト段の配置位置の近傍に配置されている。

#### 【0032】

上記モニタラインは、上記第1モニタ回路と上記第2モニタ回路とで共用している。

好適には、上記モニタラインは、上記第1モニタ回路に接続された第1モニタラインと上記第2モニタ回路に接続された第2モニタラインとに個別に形成されている。

#### 【0033】

また、上記水平スキナのシフトレジスタにおけるシフト段の数は偶数である。

#### 【0034】

好適には、上記制御回路で生成されたクロック信号および反転クロック信号に基づいて、当該クロック信号および反転クロック信号に対して周期が同じでかつデューティ比が小さい第2のクロック信号および第2の反転クロック信号を生成し、上記水平スキナ、第1モニタ回路、および第2モニタ回路に供給するクロック生成手段を有し、上記水平スキナの第1スイッチ群の各スイッチ、上記第1モニタ回路の第3スイッチ、上記第2モニタ回路の第5スイッチは、上記クロ

ック生成手段による 2 のクロック信号またたび第 2 の反転クロック信号を抜き取る。

#### 【0035】

また、上記画素の表示エレメントが液晶セルである。

#### 【0036】

本発明によれば、たとえば制御回路において、水平走査の基準となる互いに逆相のクロック信号および反転クロック信号を生成が生成され、水平スキャナ、第 1 モニタ回路（および／または第 2 モニタ回路）に供給される。

また、たとえば切替信号により第 1 スキャン動作またはこの第 1 スキャン動作とは逆方向にスキャンする第 2 スキャン動作が指定される。

第 1 スキャン動作が指定されると、たとえば水平スタートパルスが水平スキャナのシフトレジスタにおける初段シフト段に供給される。

そして、水平スキャナにおいては、クロック信号および反転クロック信号に同期して各シフト段からシフトパルスが第 1 のスイッチ群の対応する各スイッチに順次出力される。

第 1 のスイッチ群においては、対応するシフト段から出力されるシフトパルスにตอบสนองしてクロック信号および反転クロック信号が交互に順次抜き取られる。そして、抜き取られた信号がサンプルホールドパルスとして第 2 のスイッチ群の対応する各スイッチに出力される。

第 2 のスイッチ群においては、入力された映像信号が第 1 のスイッチ群の各スイッチによるサンプルホールドパルスにตอบสนองして順次サンプリングされて、画素部の対応する各信号ラインに供給される。

以上の水平スキャナにおける第 1 スキャン動作が最終シフト段まで行われると、第 1 モニタ回路のシフト段に水平スキャナの最終シフト段による信号がシフトインされる。これにより、第 1 モニタ回路のシフト段でクロック信号および反転クロック信号に同期してシフトパルスが第 3 のスイッチに出力される。

第 3 のスイッチにおいては、シフト段から出力されるシフトパルスにตอบสนองしてクロック信号および反転クロック信号のうち、水平スキャナの最終シフト段が抜き取った信号と異なる信号が抜き取られ、サンプルホールドパルスとして第 4 の

スイッチに出力される。

第1 モニタ回路の第4 のスイッチにおいては、第3 のスイッチによるサンプルホールドパルスに応答してモニタラインの電位が第1 電位から第2 電位（たとえば接地電位）に設定される。

そして、制御回路において、モニタラインの電位変化がモニタされる。具体的には、制御回路では、第1 モニタ回路の出力の初期状態からの位相の変化がモニタされ、位相に変化分を相殺するように、クロック信号および反転クロック信号の生成タイミングが補正される。

これにより、パネルエージング等でのトランジスタの特性変化による、サンプルホールドパルスのドリフトが補正される。

#### 【0037】

第2 スキャン動作が指定されると、たとえば水平スタートパルスが水平スキヤナのシフトレジスタにおける最終シフト段に供給される。

そして、水平スキヤナにおいては、クロック信号および反転クロック信号に同期して各シフト段からシフトパルスが第1 のスイッチ群の対応する各スイッチに順次出力される。

第1 のスイッチ群においては、対応するシフト段から出力されるシフトパルスに응答してクロック信号および反転クロック信号が交互に順次抜き取られる。そして、抜き取られた信号がサンプルホールドパルスとして第2 のスイッチ群の対応する各スイッチに出力される。

第2 のスイッチ群においては、入力された映像信号が第1 のスイッチ群の各スイッチによるサンプルホールドパルスに응答して順次サンプリングされて、画素部の対応する各信号ラインに供給される。

以上の水平スキヤナにおける第1 スキャン動作が初段シフト段まで行われると、第2 モニタ回路のシフト段に水平スキヤナの初段シフト段による信号がシフトインされる。これにより、第2 モニタ回路のシフト段でクロック信号および反転クロック信号に同期してシフトパルスが第5 のスイッチに出力される。

第5 のスイッチにおいては、シフト段から出力されるシフトパルスに응答してクロック信号および反転クロック信号のうち、水平スキヤナの初段シフト段が抜



き取った信号と異なる信号が抜き取られ、サンプルホールドパルスとして第6のスイッチに出力される。

第2モニタ回路の第6のスイッチにおいては、第5のスイッチによるサンプルホールドパルスに応答してモニタラインの電位が第1電位から第2電位（たとえば接地電位）に設定される。

そして、制御回路において、モニタラインの電位変化がモニタされる。具体的には、制御回路では、第1モニタ回路の出力の初期状態からの位相の変化がモニタされ、位相に変化分を相殺するように、クロック信号および反転クロック信号の生成タイミングが補正される。

これにより、パネルエージング等でのトランジスタの特性変化による、サンプルホールドパルスのドリフトが補正される。

このように、スキャン方向反転においてクロックの位相が反転する水平スキャナにおいても、出力電位変化の位相が変化することがなく、いずれのスキャン方向で動作しても精度の高い画像表示が実現される。

#### 【0038】

##### 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

#### 【0039】

##### 第1実施形態

図11は、たとえば液晶セルを画素の表示エレメント（電気光学素子）として用いた本発明の第1の実施形態に係る点順次駆動方式のアクティブマトリクス型液晶表示装置の構成例を示す回路図である。

#### 【0040】

この液晶表示装置20は、図11に示すように、有効画素部（PXL P）21、垂直スキャナ（VSCN）22、水平スキャナ（HSCN）23、第1モニタ回路（MNT1）24、第2モニタ回路（MNT2）25、クロック生成回路（GEN）26、およびタイミングジェネレータを含むフィードバック制御回路（FDBCK）27を主構成要素として有している。

なお、図12に示すように、垂直スキャナに関しては、画素部21の一側部（

図中、左側部)のみでなく、両側部(図中、左側部および右側部)に配置されることもあり、また、信号線のプリチャージ回路(PRCG)28が設けられる。

そして、有効画素部(PXLP)21、垂直スキャナ(VSCN)22(22-1, 22-2)、水平スキャナ(HSCN)23、第1モニタ回路24、第2モニタ回路25、クロック生成回路(GEN)26(およびプリチャージ回路27)が表示パネル(LCDパネル)30に実装される。

#### 【0041】

画素部21は、複数の画素PXLがn行m列のマトリクス状に配列されている。ここでは、図面の簡略化のために、4行4列の画素配列の場合を例に採って示している。

マトリクス状に配置された画素PXLの各々は、画素トランジスタである薄膜トランジスタ(TFT; thin film transistor)21と、このTFT21のドレイン電極に画素電極が接続された液晶セルLC21と、TFT21のドレイン電極に一方の電極が接続された保持容量Cs21とから構成されている。

これら画素PXLの各々に対して、信号ラインSGNL21~SGNL24が各列ごとにその画素配列方向に沿って配線され、ゲートラインGTL21~GTL24が各行ごとにその画素配列方向に沿って配線されている。

画素PXLの各々において、TFT21のソース電極(または、ドレイン電極)が、対応する信号ラインSGNL21~SGNL24に各々接続されている。TFT21のゲート電極が、ゲートラインGTL21~GTL24にそれぞれ接続されている。液晶セルLC21の対向電極および保持容量Cs21の他方の電極は、各画素間で共通にCsラインCsL21に接続されている。このCsラインCsL21には、所定の直流電圧がコモン電圧Vcomとして与えられる。

この画素部21において、ゲートラインGTL21~GTL24の各一端は、画素部21のたとえば図中、左側に配置された垂直スキャナ22の各行の出力端に接続されている。

#### 【0042】

垂直スキャナ22は、1フィールド期間ごとに垂直方向(行方向)に走査してゲートラインGTL21~GTL24に接続された各画素PXLを行単位で順次

選択する処理を行う。

すなわち、垂直スキャナ 22 からゲートライン G T L 2 1 に対して走査パルス S P 2 1 が与えられたときには 1 行目の各列の画素 P X L が選択され、ゲートライン G T L 2 2 に対して走査パルス S P 2 2 が与えられたときには 2 行目の各列の画素 P X L が選択される。以下同様にして、ゲートライン G T L 2 3, G T L 2 4 に対して走査パルス S P 2 3, S P 2 4 が順に与えられる。

#### 【0043】

画素部 21 のたとえば図中の上側には、水平スキャナ 23、第 1 モニタ回路（第 1 ダミースキャナ）24、および第 2 モニタ回路（第 2 ダミースキャナ）25 が配置されている。

#### 【0044】

水平スキャナ 23 は、入力される映像信号 V D O を 1 H（H は水平走査期間）ごとに順次サンプリングし、垂直スキャナ 22 によって行単位で選択される各画素 P X L に対して書き込む処理を行う。

水平スキャナ 23 は、図 11 に示すように、クロックドライブ方式を採用しており、シフトレジスタ 231、クロック抜き取りスイッチ群 232、位相調整回路（P A C ; Phase Adjust Cirsuit）群 233、およびサンプリングスイッチ群 234 を有している。

#### 【0045】

シフトレジスタ 231 は、画素部 21 の画素列（本例では、4 列）に対応した 4 段のシフト段（S / R 段）231-1 ~ 231-4 を有し、たとえば外部のフィードバック制御回路 27 により水平スタートパルス H S T が第 1（初段）シフト段 231-1 または第 4（最終）シフト段 231-4 に与えられると、互いに逆相の水平クロック H C K および反転水平クロック H C K X（以下、両者共、水平クロックという）に同期して第 1 シフト動作（通常シフト動作）または第 2 シフト動作（逆シフト動作）を行う。

これにより、シフトレジスタ 231 の各シフト段 231-1 ~ 231-4 からは、水平クロック H C K, H C K X の周期と同じパルス幅を持つシフトパルス S F T P 231 ~ S F T P 234 が順次出力される。

## 【0046】

ここで、通常シフト動作とは、図11中の左から右方向、すなわち、初段の第1シフト段231-1、第2シフト段231-2、第3シフト段231-3、第4シフト段231-4、さらには第2モニタ回路25の順にスキャンしていくことをいう。

一方、逆シフト動作とは、図11中の右から左方向、すなわち、第4シフト段231-4、第3シフト段231-3、第2シフト段231-2、第1シフト段231-1、さらには第1モニタ回路24の順にスキャンしていくことをいう。

## 【0047】

通常シフト動作と逆シフト動作は、外部から与えられるシフト方向切替信号RGTにより決定される。

たとえば、水平スキャナ23のシフトレジスタ231は、シフト方向切替信号RGTをハイレベルで受けると通常シフト動作を行い、ローレベルで受けると逆シフト動作を行う。

## 【0048】

シフトレジスタ231は、水平スタートパルスHSTを受けてシフトパルスSFTPを第1シフト段231-1から第4シフト段231-4、第2モニタ回路25に向かう通常方向に伝搬させるか、第4シフト段231-4から第1シフト段231-1、第1モニタ回路24に向かう逆方向に伝搬させるかを切り替える切替回路2311、2312、2313が、各シフト段間に挿入されている。

具体的には、第1シフト段231-1と第2シフト段231-2間に切替回路2311が挿入され、第2シフト段231-2と第3シフト段231-3間に切替回路2312が挿入され、第3シフト段231-3と第4シフト段231-4間に切替回路2313が挿入されている。

また、シフトレジスタ231は、第4シフト段231-4と第2モニタ回路25の後述するシフト段251とが接続され、その接続経路に切替回路2314が挿入されている。同様に、第1シフト段231-1と第1モニタ回路24の後述するシフト段241とが接続され、その接続経路に切替回路2315が挿入されている。

各切替回路 2311～2315 は、シフト方向切替信号 RGT を受けて信号伝搬方向を通常方向または逆方向に切え替る。

#### 【0049】

ただし、第 4 シフト段 231-4 と第 2 モニタ回路 25 の後述するシフト段 251 間の切替回路 2314、および第 1 シフト段 231-1 と第 1 モニタ回路 24 の後述するシフト段 241 間の切替回路 2315 は必ずしも設ける必要はない。

#### 【0050】

図 13 は、シフトレジスタのシフト段間に挿入される切替回路 2311（～2315）の構成例を示す回路図である。なお、図 3 では、第 1 シフト段 231-1 と第 2 シフト段 131-2 間に挿入される切替回路 2311 を例に示しているが、他の切替回路 3212～2315 も同様の構成を有している。

#### 【0051】

切替回路 2311 は、図 13 に示すように、転送ゲート TM231-1、TM231-2、およびインバータ INV231 を有している。

転送ゲート TMG231-1 は、p チャネル MOS（PMOS）トランジスタ PT231-1 と n チャネル MOS（NMOS）トランジスタ NT231-1 のソース・ドレイン同士を接続して第 1 端子 T1 および第 2 端子 T2 が構成されている。

NMOS トランジスタ NT231-1 のゲートが切替信号 RGT の供給ラインに接続され、PMOS トランジスタ PT231-1 のゲートが切替信号 RGT をレベル反転させた信号 RGTX を出力するインバータ INV231 の出力端子に接続されている。そして、第 1 端子 T1 が第 1 シフト段（左側シフト段）231-1 の出力端子 O1 に接続され、第 2 端子 T2 が第 2 シフト段（右側シフト段）231-2 の入力端子 I1 に接続されている。

#### 【0052】

転送ゲート TMG231-2 は、PMOS トランジスタ PT231-2 と NMOS トランジスタ NT231-2 のソース・ドレイン同士を接続して第 1 端子 T1 および第 2 端子 T2 が構成されている。

PMOSトランジスタPT231-2のゲートが切替信号RGTの供給ラインに接続され、NMOSトランジスタNT231-2のゲートが切替信号RGTをレベル反転させた信号RGTXを出力するインバータINV231の出力端子に接続されている。そして、第1端子T1が第1シフト段（左側シフト段）231-1の入力端子I1に接続され、第2端子T2が第2シフト段（右側シフト段）231-2の出力端子O1に接続されている。

#### 【0053】

このような構成を有する切替回路2311において、たとえば切替信号RGTがハイレベルで供給されると、インバータINV231の出力信号RGTXがローレベルとなり、転送ゲートTMG231-1のPMOSトランジスタPT231-1およびNMOSトランジスタNT231-1が導通する。

一方、転送ゲートTMG231-2のPMOSトランジスタPT231-2およびNMOSトランジスタNT231-2が非導通状態に保持される。

したがって、第1シフト段231-1の出力端子O1から出力された信号（水平スタートパルスHST）が転送ゲートTMG231-1を通して第2シフト段231-2の入力端子I1に伝搬される。すなわち、通常シフト動作が行われる。

#### 【0054】

これに対して、切替信号RGTがローレベルで供給されると、インバータINV231の出力信号RGTXがハイレベルとなり、転送ゲートTMG231-1のPMOSトランジスタPT231-1およびNMOSトランジスタNT231-1が非導通状態に保持される。

一方、転送ゲートTMG231-2のPMOSトランジスタPT231-2およびNMOSトランジスタNT231-2が導通する。

したがって、第2シフト段231-2の出力端子O1から出力された信号（水平スタートパルスHST）が転送ゲートTMG231-2を通して第1シフト段231-1の入力端子I1に伝搬される。すなわち、逆シフト動作が行われる。

#### 【0055】

なお、図3の構成では、各切替回路にインバータINV231を設けるように

構成したが、切替信号 RGT の入力段にインバータを設けて、その反転出力信号 RGTX を切替信号 RGT とともに各切替回路に供給するように構成することも可能である。

#### 【0056】

クロック抜き取りスイッチ群 232 は、画素部 21 の画素列に対応した 4 個のスイッチ 232-1 ~ 232-4 を有し、これらスイッチ 232-1 ~ 232-4 の各一端が、クロック生成回路 26 による第 2 のクロック DCK と第 2 の反転クロック DCKX を伝送するクロックライン DKL1, DKXL1 に交互に接続されている。

すなわち、画素部 21 の画素列の奇数列に対応したスイッチ 232-1, 232-3 の各一端がクロックライン DKXL21 に、画素部 21 の画素列の偶数列に対応したスイッチ 232-2, 232-4 の各一端がクロックライン DKL21 にそれぞれ接続されている。

クロック抜き取りスイッチ群 232 の各スイッチ 232-1 ~ 232-4 には、シフトレジスタ 231 の各シフト段 231-1 ~ 231-4 から順次出力されるシフトパルス SFTP231 ~ SFTP234 が与えられる。

クロック抜き取りスイッチ群 232 の各スイッチ 232-1 ~ 232-4 は、シフトレジスタ 231 の各シフト段 231-1 ~ 231-4 からシフトパルス SFTP231 ~ SFTP234 が与えられると、これらシフトパルス SFTP231 ~ SFTP234 に応答して順にオン状態となることにより、互いに逆相のクロック DCKX, DCK を交互に抜き取る。

#### 【0057】

位相調整回路群 233 は、画素部 21 の画素列に対応した 4 個の位相調整回路 233-1 ~ 233-4 を有し、各位相調整回路 233-1 ~ 233-4 でクロック抜き取りスイッチ群 232 の各スイッチ 232-1 ~ 232-4 でそれぞれ抜き取られたクロック DCKX, DCK の位相調整した後、対応するサンプリングスイッチ群 234 のサンプリングスイッチに供給する。

#### 【0058】

サンプリングスイッチ群 234 は、画素部 21 の画素列に対応した 4 個のサン

プリングスイッチ 234-1~234-4 を有し、これらのサンプリングスイッチ 234-1~234-4 の各一端が映像信号 VDO を入力するビデオライン VDL 21 に接続されている。

各サンプリングスイッチ 234-1~234-4 には、クロック抜き取りスイッチ群 232 の各スイッチ 232-1~232-4 によって抜き取られ、位相調整回路群 233 で位相調整されたクロック DCKX, DCK がサンプルホールドパルス SHP 231~SHP 234 として与えられる。

サンプリングスイッチ群 234 の各サンプリングスイッチ 234-1~234-4 は、サンプルホールドパルス SHP 231~SHP 234 が与えられると、これらサンプルホールドパルス SHP 231~SHP 234 に応答して順にオン状態となることにより、ビデオライン VDL 21 を通して入力される映像信号 VDO を順次サンプリングし、画素部 21 の信号ライン SGNL 21~SGNL 24 に供給する。

#### 【0059】

第 1 モニタ回路 24 は、水平スキャナ 23 の画素部 21 の第 4 画素列に対応する、すなわち、水平スタートパルス HST が最初に入力されて第 2 シフト動作（逆シフト動作）を開始する第 4 シフト段 231-4、抜き取りスイッチ 232-4、位相調整回路 233-4、およびサンプリングスイッチ 234-4 を含む第 4 段スキャナ部の図 11 中右側に隣接して配置されている。

第 1 モニタ回路 24 は、水平スキャナ 23 の各段の出力パルスの遅延量を揃えるために、水平スキャナ 23 の各段スキャナ部の構成と同様に構成されている。

#### 【0060】

具体的には、第 1 モニタ回路 24 は、水平スタートパルス HST が入力されず、水平スキャナ 23 のシフトレジスタ 231 の第 4 シフト段 231-4 と接続され、通常シフト動作時に、この第 4 シフト段 231-4 からシフトインされたシフトパルス SFTP 234 を受けて、水平クロック HCK, HCKX に同期してシフトパルス SFTP 241 を出力するシフト段（S/R 段）241 と、クロック DCKX をシフト段 241 によるシフトパルス SFTP 241 で抜き取るスイッチ（第 3 のスイッチ）242 と、スイッチ 242 で抜き取られたクロック DC



KXの位相を調整して相補的レベルをとる2信号からなるサンプルホールドパルスSHP241を生成する位相調整回路243と、位相調整回路243によるサンプルホールドパルスSHP241により第1端子T1と第2端子T2間の導通制御されるサンプリングスイッチ（第4のスイッチ）244を有している。

#### 【0061】

第1モニタ回路24のサンプリングスイッチ244は、PMOSトランジスタとNMOSトランジスタのソース・ドレイン同士を接続したアナログスイッチからなり、第1端子T1が接地され、他端がモニタラインMNTL21の一端に接続されている。モニタラインMNTL21は、アルミニウム（A1）等の低抵抗の配線にて生成されている。

モニタラインMNTL21は、LCDパネル外部でプルアップ抵抗R21によりプルアップされており、他端側がバッファBF21を介してフィードバック制御回路27の入力端子に接続されている。

#### 【0062】

第2モニタ回路25は、水平スキャナ23の画素部21の第1画素列（初段画素列）に対応する、すなわち、水平スタートパルスHSTが最初に入力されて第1シフト動作（通常シフト動作）を開始する第1シフト段231-1、抜き取りスイッチ232-1、位相調整回路233-1、およびサンプリングスイッチ234-1を含む第4段スキャナ部の図11中左側に隣接して配置されている。

第2モニタ回路25は、水平スキャナ23の各段の出力パルスの遅延量を揃えるために、水平スキャナ23の各段スキャナ部の構成と同様に構成されている。

#### 【0063】

具体的には、第2モニタ回路25は、水平スタートパルスHSTが入力されず、水平スキャナ23のシフトレジスタ231の第1シフト段231-1と接続され、逆シフト動作時に、この第1シフト段231-1からシフトインされたシフトパルスSF TP231を受けて、水平クロックHCK、HCKXに同期してOシフトパルスSF TP251を出力するシフト段（S/R段）251と、クロックDCKをシフト段251によるシフトパルスSF TP251で抜き取るスイッチ（第5のスイッチ）252と、スイッチ252で抜き取られたクロックDCK

の位相を調整して相補的レベルをとる 2 信号からなるサンプルホールドパルス S H P 2 5 1 を生成する位相調整回路 2 5 3 と、位相調整回路 2 4 3 によるサンプルホールドパルス S H P 2 5 1 により第 1 端子 T 1 と第 2 端子 T 2 間の導通制御されるサンプリングスイッチ（第 6 のスイッチ） 2 5 4 を有している。

#### 【0064】

第 2 モニタ回路 2 5 のサンプリングスイッチ 2 5 4 は、P M O S トランジスタと N M O S トランジスタのソース・ドレイン同士を接続したアナログスイッチからなり、第 1 端子 T 1 が接地され、他端が第 1 モニタ回路 2 4 と共通のモニタライン M N T L 2 1 の一端に接続されている。

#### 【0065】

以上のように、本実施形態においては、第 1 モニタ回路 2 4 と第 2 モニタ回路 2 5 では、抜き取りスイッチ 2 4 2、2 5 2 で抜き取るクロックを各々異なるクロックにしている。ここでは、第 1 モニタ回路 2 4 ではクロック D C K X を抜き取り、第 2 モニタ回路 2 5 ではクロック D C K を抜き取っている。

#### 【0066】

また、第 1 モニタ回路 2 4 と第 2 モニタ回路 2 5 には、水平スタートパルス H S T を入力しないため、スキャン端のモニタ回路からのみ、外部出力パルスが得られる。

つまり、通常スキャン動作（左から右方向へのスキャン）では右端の第 1 モニタ回路 2 4 から出力パルスが得られ、逆スキャン動作（右から左方向へのスキャン）では左端の第 2 モニタ回路 2 5 から、出力パルスが得られる。

#### 【0067】

クロック生成回路 2 6 は、フィードバック制御回路 2 7 で生成された水平クロック（第 1 のクロック）H C K、H C K X に対して周期が同じ（ $T_1 = T_2$ ）でかつデューティ比が小さい互いに逆相の第 2 のクロック D C K、D C K X を生成し、クロックライン D K L 1、D K X L 1 を通して第 1 モニタ回路 2 4、水平スキャナ 2 3、および第 2 モニタ回路 2 5 に供給する。ここで、デューティ比とは、パルス波形において、パルス幅  $t$  とパルス繰り返し周期  $T$  との比である。

たとえば、図 3（A）～（D）に示すように、水平クロック H C K、H C K X

のデューティ比 ( $t_1/T_1$ ) が 50% であり、これよりもクロック DCK, DCKX のデューティ比 ( $t_2/T_2$ ) が小さく、即ちクロック DCK, DCKX のパルス幅  $t_2$  が水平クロック HCK, HCKX のパルス幅  $t_1$  よりも狭く設定さる。

#### 【0068】

フィードバック制御回路 27 は、垂直走査の開始を指令する垂直スタートパルス VST、垂直走査の基準となる互いに逆相の垂直クロック VCK, VCKX、水平走査の開始を指令する垂直スタートパルス VST、水平走査の基準となる互いに逆相の水平クロック HCK, HCKX を生成し、垂直スタートパルス VST、および垂直クロック VCK, VCKX を垂直スキャナ 22 に供給し、水平クロック HCK, HCKX を水平スキャナ 23、第 1 モニタ回路 24、第 2 モニタ回路 25、およびクロック生成回路 26 に供給する。

また、フィードバック制御回路 27 は、水平スタートパルス HST を生成し、水平スキャナ 23 のシフトレジスタ 231 の第 1 シフト段 231-1 および第 2 シフト段 231-2 のみに供給し、第 1 モニタ回路 24 のシフト段 241、および第 2 モニタ回路 25 のシフト段 251 には供給しない。

さらに、フィードバック制御回路 27 は、通常スキャン動作時の第 1 モニタ回路 24 のサンプリングスイッチ 244 が導通してモニタライン MNTL 21 が接地レベルに遷移したタイミングから初期状態からの位相の変化、または、逆スキャン動作時の第 2 モニタ回路 25 のサンプリングスイッチ 254 が導通してモニタライン MNTL 21 が接地レベルに遷移したタイミングから初期状態からの位相の変化をモニタし、位相の変化分をパネル入力の水平クロック HCK、反転水平クロック HCKX のへとフィードバックし、サンプルホールドパルス SHP がその初期状態に対してドリフトしてしまうことによるゴーストの発生を防止する制御を行う。

#### 【0069】

次に、上記構成による通常スキャン動作および逆スキャン動作について、図 14 (A) ~ (M) および図 15 (A) ~ (M) のタイミングチャートに関連付けて説明する。

## 【0070】

まず、通常スキャン動作を図14 (A) ~ (M) のタイミングチャートに関連付けて説明する。

## 【0071】

この場合、スキャン方向切替信号 RGT がハイレベルに設定されて水平スキャナ 23 のシフトレジスタ 231 に供給される。これにより、シフト段間に挿入された切替回路 2311 ~ 2314 が左から右に信号を伝搬する経路が形成される。すなわち、第1シフト段 231-1 から第2シフト段 231-2、第2シフト段 231-2 から第3シフト段 231-3、第3シフト段 231-3 から第4シフト段 231-4、さらに第1モニタ回路 24 のシフト段 241 に、水平スタートパルス HST が順にシフトされる信号伝搬経路が形成される。

## 【0072】

この状態において、フィードバック制御回路 27 において、図14 (A) に示すような、水平スタートパルス HST が生成されて、水平スキャナ 23 におけるシフトレジスタ 231 の第1シフト段 231-1 に供給される。この水平スタートパルス HST は第1モニタ回路 24 のシフト段 241 には供給されない。

また、フィードバック制御回路 27 においては、図14 (B), (C) に示すように、互いに逆相の水平クロック HCK, HCKX が生成されて、水平スキャナ 23 におけるシフトレジスタ 231 の第1シフト段 231-1 ~ 第4シフト段 231-4、第1モニタ回路 24 のシフト段 241、並びにクロック生成回路 26 に供給される。

クロック生成回路 26 においては、図14 (D), (E) に示すように、フィードバック制御回路 27 で生成された水平クロック HCK, HCKX に対して周期が同じ ( $T_1 = T_2$ ) でかつデューティ比が小さい互いに逆相のクロック DCK, DCKX が生成され、クロックライン DKL1, DKXL1 を通して第1モニタ回路 24、水平スキャナ 23、(および第2モニタ回路 25) に供給される。

## 【0073】

フィードバック制御回路 27 においては、垂直走査の開始を指令する垂直スタ

ートパルスVST、垂直走査の基準となる互いに逆相の垂直クロックVCK, VCKX、水平走査の開始を指令する垂直スタートパルスVSTが生成され、垂直スキャナ22に供給される。

#### 【0074】

そして、水平スキャナ23のシフトレジスタ231において、外部のフィードバック制御回路27により水平スタートパルスHSTが供給された第1シフト段231-1では、逆相の水平クロックHCK, HCKXに同期して、図14 (F) に示すように、水平クロックHCK, HCKXの周期と同じパルス幅を持つシフトパルスSFTP231が抜き取りスイッチ232-1に出力される。また、第1シフト段231-1から第2シフト段231-2にシフトパルスSFTP231がシフトインされる。

第1シフト段231-1に対応した抜き取りスイッチ232-1では、シフトパルスSFTP231に応答してオン状態となり、図14 (E), (J) に示すように、クロックラインDKXL1に出力されたクロックDCKXが抜き取られ、位相調整回路233-1で位相調整された後、サンプルホールドパルスSHP231としてサンプリングスイッチ234-1に供給される。

これにより、サンプリングスイッチ234-1は、サンプルホールドパルスSHP231に応答してオン状態となり、ビデオラインVDL21を通して入力される映像信号VDOがサンプリングされ、画素部21の信号ラインSGNL21に供給される。

#### 【0075】

次に、第1シフト段231-1からシフトパルスSFTP231がシフトインされた第2シフト段231-2では、逆相の水平クロックHCK, HCKXに同期して、図14 (G) に示すように、水平クロックHCK, HCKXの周期と同じパルス幅を持つシフトパルスSFTP232が抜き取りスイッチ232-2に出力される。また、第2シフト段231-2から第3シフト段231-3にシフトパルスSFTP232がシフトインされる。

第2シフト段231-2に対応した抜き取りスイッチ232-2では、シフトパルスSFTP232に応答してオン状態となり、図14 (D), (K) に示す

ように、クロックラインDKL1に出力されたクロックDCKが抜き取られ、位相調整回路233-2で位相調整された後、サンプルホールドパルスSHP232としてサンプリングスイッチ234-2に供給される。

これにより、サンプリングスイッチ234-2は、サンプルホールドパルスSHP232に応答してオン状態となり、ビデオラインVDL21を通して入力される映像信号VDOがサンプリングされ、画素部21の信号ラインSGNL22に供給される。

#### 【0076】

次に、第2シフト段231-2からシフトパルスSFTP232がシフトインされた第3シフト段231-3では、逆相の水平クロックHCK, HCKXに同期して、水平クロックHCK, HCKXの周期と同じパルス幅を持つシフトパルスSFTP233が抜き取りスイッチ232-3に出力される。また、第3シフト段231-3から第4シフト段231-4にシフトパルスSFTP233がシフトインされる。

第3シフト段231-3に対応した抜き取りスイッチ232-3では、シフトパルスSFTP233に응答してオン状態となり、クロックラインDKXL1に出力されたクロックDCKXが抜き取られ、位相調整回路233-3で位相調整された後、サンプルホールドパルスSHP233としてサンプリングスイッチ234-3に供給される。

これにより、サンプリングスイッチ234-3は、サンプルホールドパルスSHP233に응答してオン状態となり、ビデオラインVDL21を通して入力される映像信号VDOがサンプリングされ、画素部21の信号ラインSGNL23に供給される。

#### 【0077】

次に、第3シフト段231-3からシフトパルスSFTP233がシフトインされた第4シフト段231-4では、逆相の水平クロックHCK, HCKXに同期して、図14(H)に示すように、水平クロックHCK, HCKXの周期と同じパルス幅を持つシフトパルスSFTP234が抜き取りスイッチ232-4に出力される。また、第4シフト段231-4から第1モニタ回路24のシフト段

2 4 1 にシフトパルス S F T P 2 3 4 がシフトインされる。

第 4 シフト段 2 3 1 - 4 に対応した抜き取りスイッチ 2 3 2 - 4 では、シフトパルス S F T P 2 3 4 に応答してオン状態となり、図 1 4 (D), (L) に示すように、クロックライン D K L 1 に出力されたクロック D C K が抜き取られ、位相調整回路 2 3 3 - 4 で位相調整された後、サンプルホールドパルス S H P 2 3 4 としてサンプリングスイッチ 2 3 4 - 4 に供給される。

これにより、サンプリングスイッチ 2 3 4 - 4 は、サンプルホールドパルス S H P 2 3 4 に応答してオン状態となり、ビデオライン V D L 2 1 を通して入力される映像信号 V D O がサンプリングされ、画素部 2 1 の信号ライン S G N L 2 4 に供給される。

#### 【 0 0 7 8 】

次に、第 4 シフト段 2 3 1 - 4 からシフトパルス S F T P 2 3 4 がシフトインされた第 1 モニタ回路 2 4 のシフト段 2 4 1 では、逆相の水平クロック H C K, H C K X に同期して、図 1 4 (I) に示すように、水平クロック H C K, H C K X の周期と同じパルス幅を持つシフトパルス S F T P 2 4 1 が抜き取りスイッチ 2 4 2 に出力される。

シフト段 2 4 1 に対応した抜き取りスイッチ 2 4 2 では、シフトパルス S F T P 2 4 1 に応答してオン状態となり、図 1 4 (E), (M) に示すように、クロックライン D K X L 1 に出力されたクロック D C K X が抜き取られ、位相調整回路 2 4 3 で位相調整された後、サンプルホールドパルス S H P 2 4 1 としてサンプリングスイッチ 2 4 4 に供給される。

これにより、サンプリングスイッチ 2 4 4 は、サンプルホールドパルス S H P 2 4 1 に応答してオン状態となり、L C D パネル外部でプルアップ抵抗 R 2 1 によりプルアップされていたモニタライン M N T L 2 1 が接地レベルに引き込まれ、そのレベル変化情報がバッファ B F 2 1 を介してフィードバック制御回路 2 7 の入力される。

#### 【 0 0 7 9 】

フィードバック制御回路 2 7 では、通常スキャン動作時の第 1 モニタ回路 2 4 のサンプリングスイッチ 2 4 4 が導通してモニタライン M N T L 2 1 が接地レベ

ルに遷移したタイミングから初期状態からの位相の変化がモニタされる。

フィードバック制御回路 2 7 では、モニタした位相の変化分がパネル入力のクロック H C K , H C K X 等へとフィードバックされて適切なタイミングが設定される。これにより、サンプルホールドパルス S H P がその初期状態に対してドリフトしてしまうことによるゴーストの発生が防止される。

#### 【 0 0 8 0 】

以上のように、通常スキャン動作時には、水平スキャナ 2 3 において、クロック抜き取りスイッチ群 2 3 2 の各スイッチ 2 3 2 - 1 ~ 2 3 2 - 4 で、シフトレジスタ 2 3 1 の各シフト段 2 3 1 - 1 ~ 2 3 1 - 4 からシフトパルス S F T P 2 3 1 ~ S F T P 2 3 4 が与えられると、これらシフトパルス S F T P 2 3 1 ~ S F T P 2 3 4 に応答して順にオン状態となることにより、互いに逆相のクロック D C K X , D C K を交互に抜き取り、位相調整回路群 2 3 3 で位相調整されたクロック D C K X , D C K がサンプルホールドパルス S H P 2 3 1 ~ S H P 2 3 4 として与えられる。

そして、サンプリングスイッチ群 2 3 4 の各サンプリングスイッチ 2 3 4 - 1 ~ 2 3 4 - 4 では、サンプルホールドパルス S H P 2 3 1 ~ S H P 2 3 4 が与えられると、これらサンプルホールドパルス S H P 2 3 1 ~ S H P 2 3 4 に応答して順にオン状態となり、ビデオライン V D L 2 1 を通して入力される映像信号 V D O が順次サンプリングされ、画素部 2 1 の信号ライン S G N L 2 1 ~ S G N L 2 4 に供給される。

そして、最終段に位置する第 1 モニタ回路 2 4 で連続する動作として第 4 シフト段と異なるクロック D C K X が抜き取られ、位相調整回路 2 5 3 で位相調整された後、サンプルホールドパルス S H P 2 4 1 としてサンプリングスイッチ 2 4 4 に供給されて、サンプリングスイッチ 2 4 4 がオン状態となる。

すなわち、水平スキャナ 2 3 の第 4 シフト段のサンプルホールドパルス S H P 2 3 4 と第 1 モニタ回路 2 4 のサンプルホールドパルス S H P 2 4 1 が他のサンプルホールドパルス S H P 2 3 1 ~ S H P 2 3 3 間の関係と略同一タイミングで生成され、問題なく画像表示が行われる。

#### 【 0 0 8 1 】



次に、逆スキャン動作を図15 (A) ~ (M) のタイミングチャートに関連付けて説明する。

#### 【0082】

この場合、スキャン方向切替信号 RGT がローレベルに設定されて水平スキヤナ 23 のシフトレジスタ 231 に供給される。これにより、シフト段間に挿入された切替回路 2311 ~ 2313, 2315 が左から右に信号を伝搬する経路が形成される。すなわち、第4シフト段 231-4 から第3シフト段 231-3、第3シフト段 231-3 から第2シフト段 231-2、第2シフト段 231-2 から第1シフト段 231-1、さらに第2モニタ回路 25 のシフト段 251 に、水平スタートパルス HST が順にシフトされる信号伝搬経路が形成される。

#### 【0083】

この状態において、フィードバック制御回路 27 において、図15 (A) に示すような、水平スタートパルス HST が生成されて、水平スキヤナ 23 におけるシフトレジスタ 231 の第4シフト段 231-4 に供給される。この水平スタートパルス HST は第2モニタ回路 25 のシフト段 251 には供給されない。

また、フィードバック制御回路 27 においては、図15 (B), (C) に示すように、互いに逆相の水平クロック HCK, HCKX が生成されて、水平スキヤナ 23 におけるシフトレジスタ 231 の第1シフト段 231-1 ~ 第4シフト段 231-4、第2モニタ回路 25 のシフト段 251、並びにクロック生成回路 26 に供給される。

クロック生成回路 26 においては、図15 (D), (E) に示すように、フィードバック制御回路 27 で生成された水平クロック HCK, HCKX に対して周期が同じ ( $T_1 = T_2$ ) でかつデューティ比が小さい互いに逆相のクロック DCK, DCKX が生成され、クロックライン DKL1, DKXL1 を通して (第1モニタ回路 24)、水平スキヤナ 23、および第2モニタ回路 25 に供給される。

#### 【0084】

フィードバック制御回路 27 においては、垂直走査の開始を指令する垂直スタートパルス VST、垂直走査の基準となる互いに逆相の垂直クロック VCK, V

C K X、水平走査の開始を指令する垂直スタートパルス V S T が生成され、垂直スキャナ 2 2 に供給される。

#### 【 0 0 8 5 】

そして、水平スキャナ 2 3 のシフトレジスタ 2 3 1 において、外部のフィードバック制御回路 2 7 により水平スタートパルス H S T が供給された第 4 シフト段 2 3 1 - 4 では、逆相の水平クロック H C K、H C K X に同期して、図 1 5 ( F ) に示すように、水平クロック H C K、H C K X の周期と同じパルス幅を持つシフトパルス S F T P 2 3 4 が抜き取りスイッチ 2 3 2 - 4 に出力される。また、第 4 シフト段 2 3 1 - 4 から第 3 シフト段 2 3 1 - 3 にシフトパルス S F T P 2 3 4 がシフトインされる。

第 4 シフト段 2 3 1 - 4 に対応した抜き取りスイッチ 2 3 2 - 4 では、シフトパルス S F T P 2 3 4 に応答してオン状態となり、図 1 5 ( D )、( J ) に示すように、クロックライン D K L 1 に出力されたクロック D C K が抜き取られ、位相調整回路 2 3 3 - 4 で位相調整された後、サンプルホールドパルス S H P 2 3 4 としてサンプリングスイッチ 2 3 4 - 4 に供給される。

これにより、サンプリングスイッチ 2 3 4 - 4 は、サンプルホールドパルス S H P 2 3 4 に応答してオン状態となり、ビデオライン V D L 2 1 を通して入力される映像信号 V D O がサンプリングされ、画素部 2 1 の信号ライン S G N L 2 4 に供給される。

#### 【 0 0 8 6 】

次に、第 4 シフト段 2 3 1 - 4 からシフトパルス S F T P 2 3 4 がシフトインされた第 3 シフト段 2 3 1 - 3 では、逆相の水平クロック H C K、H C K X に同期して、図 1 5 ( H ) に示すように、水平クロック H C K、H C K X の周期と同じパルス幅を持つシフトパルス S F T P 2 3 3 が抜き取りスイッチ 2 3 2 - 3 に出力される。また、第 4 シフト段 2 3 1 - 3 から第 2 シフト段 2 3 1 - 2 にシフトパルス S F T P 2 3 3 がシフトインされる。

第 3 シフト段 2 3 1 - 3 に対応した抜き取りスイッチ 2 3 2 - 3 では、シフトパルス S F T P 2 3 3 に応答してオン状態となり、図 1 5 ( E )、( K ) に示すように、クロックライン D K X L 1 に出力されたクロック D C K X が抜き取られ

、位相調整回路 233-3 で位相調整された後、サンプルホールドパルス SHP 233 としてサンプリングスイッチ 234-3 に供給される。

これにより、サンプリングスイッチ 234-3 は、サンプルホールドパルス SHP 233 に応答してオン状態となり、ビデオライン VDL 21 を通して入力される映像信号 VDO がサンプリングされ、画素部 21 の信号ライン SGNL 23 に供給される。

#### 【0087】

次に、第 3 シフト段 231-3 からシフトパルス SFTP 233 がシフトインされた第 2 シフト段 231-2 では、逆相の水平クロック HCK, HCKX に同期して、水平クロック HCK, HCKX の周期と同じパルス幅を持つシフトパルス SFTP 232 が抜き取りスイッチ 232-2 に出力される。また、第 2 シフト段 231-2 から第 1 シフト段 231-1 にシフトパルス SFTP 232 がシフトインされる。

第 2 シフト段 231-2 に対応した抜き取りスイッチ 232-2 では、シフトパルス SFTP 232 に応答してオン状態となり、クロックライン DKL 1 に出力されたクロック DCK が抜き取られ、位相調整回路 233-2 で位相調整された後、サンプルホールドパルス SHP 232 としてサンプリングスイッチ 234-2 に供給される。

これにより、サンプリングスイッチ 234-2 は、サンプルホールドパルス SHP 232 に応答してオン状態となり、ビデオライン VDL 21 を通して入力される映像信号 VDO がサンプリングされ、画素部 21 の信号ライン SGNL 22 に供給される。

#### 【0088】

次に、第 2 シフト段 231-2 からシフトパルス SFTP 232 がシフトインされた第 1 シフト段 231-1 では、逆相の水平クロック HCK, HCKX に同期して、図 15 (H) に示すように、水平クロック HCK, HCKX の周期と同じパルス幅を持つシフトパルス SFTP 231 が抜き取りスイッチ 232-1 に出力される。また、第 1 シフト段 231-1 から第 2 モニタ回路 25 のシフト段 251 にシフトパルス SFTP 231 がシフトインされる。

第1シフト段231-1に対応した抜き取りスイッチ232-1では、シフトパルスSFTP231に応答してオン状態となり、図14(E), (L)に示すように、クロックラインDKXL1に出力されたクロックDCKXが抜き取られ、位相調整回路233-1で位相調整された後、サンプルホールドパルスSHP231としてサンプリングスイッチ234-1に供給される。

これにより、サンプリングスイッチ234-1は、サンプルホールドパルスSHP231に応答してオン状態となり、ビデオラインVDL21を通して入力される映像信号VDOがサンプリングされ、画素部21の信号ラインSGNL21に供給される。

#### 【0089】

次に、第1シフト段231-1からシフトパルスSFTP231がシフトインされた第2モニタ回路25のシフト段251では、逆相の水平クロックHCK, HCKXに同期して、図15(I)に示すように、水平クロックHCK, HCKXの周期と同じパルス幅を持つシフトパルスSFTP251が抜き取りスイッチ252に出力される。

シフト段251に対応した抜き取りスイッチ252では、シフトパルスSFTP251に응答してオン状態となり、図15(D), (M)に示すように、クロックラインDKL1に出力されたクロックDCKが抜き取られ、位相調整回路253で位相調整された後、サンプルホールドパルスSHP251としてサンプリングスイッチ254に供給される。

これにより、サンプリングスイッチ254では、サンプルホールドパルスSHP251に응答してオン状態となり、LCDパネル外部でプルアップ抵抗R21によりプルアップされていたモニタラインMNTL21が接地レベルに引き込まれ、そのレベル変化情報がバッファBF21を介してフィードバック制御回路27の入力される。

#### 【0090】

フィードバック制御回路27では、逆スキャン動作時の第2モニタ回路25のサンプリングスイッチ254が導通してモニタラインMNTL21が接地レベルに遷移したタイミングから初期状態からの位相の変化がモニタされる。

フィードバック制御回路 27 では、モニタした位相の変化分がパネル入力のクロック HCK, HCKX 等へとフィードバックされて適切なタイミングが設定される。これにより、サンプルホールドパルス SHP がその初期状態に対してドリフトしてしまうことによるゴーストの発生が防止される。

#### 【0091】

以上のように、通常スキャン動作時には、水平スキャナ 23 において、クロック抜き取りスイッチ群 232 の各スイッチ 232-4 ~ 232-1 で、シフトレジスタ 231 の各シフト段 231-4 ~ 231-1 からシフトパルス SFTP 234 ~ SFTP 231 が与えられると、これらシフトパルス SFTP 234 ~ SFTP 231 に応答して順にオン状態となることにより、互いに逆相のクロック DCK, DCKX を交互に抜き取り、位相調整回路群 233 で位相調整されたクロック DCK, DCKX がサンプルホールドパルス SHP 234 ~ SHP 231 として与えられる。

そして、サンプリングスイッチ群 234 の各サンプリングスイッチ 234-4 ~ 234-1 では、サンプルホールドパルス SHP 234 ~ SHP 231 が与えられると、これらサンプルホールドパルス SHP 234 ~ SHP 231 に応答して順にオン状態となり、ビデオライン VDL 21 を通して入力される映像信号 VDO が順次サンプリングされ、画素部 21 の信号ライン SGNL 24 ~ SGNL 21 に供給される。

そして、最終段に位置する第 2 モニタ回路 25 で連続する動作として第 1 シフト段と異なるクロック DCK が抜き取られ、位相調整回路 253 で位相調整された後、サンプルホールドパルス SHP 251 としてサンプリングスイッチ 244 に供給されて、サンプリングスイッチ 254 がオン状態となる。

すなわち、水平スキャナ 23 の第 1 シフト段のサンプルホールドパルス SHP 231 と第 2 モニタ回路 25 のサンプルホールドパルス SHP 251 が他のサンプルホールドパルス SHP 234 ~ SHP 232 間の関係と略同一タイミングで生成され、問題なく画像表示が行われる。

すなわち、スキャン動作の左右反転時にクロックの位相が変化しても、出力の位相のそろったパルスを得ることができる。

## 【0092】

以上説明したように、本第1の実施形態によれば、水平スキャナ23の両側部に第1モニタ回路24と第2モニタ回路25とを近接配置し、第1スキャン動作（通常スキャン動作）時には、水平スタートパルスHSTを水平スキャナの初段のシフト段231-1に供給して、初段から最終段に向かうスキャン動作を行って、水平スキャナの最終シフト段231-4による信号をシフトインすると、第1モニタ回路24において水平クロック信号HCKおよび反転クロック信号HCKXに同期してシフトパルスSF2P241を出力し、スイッチ242でシフトパルスに応答してクロック信号DCKおよび反転クロック信号DCKXのうち、最終シフト段231-4が抜き取った信号DCKと異なる信号DCKXを抜き取り、サンプルホールドパルスSHP241として出力し、サンプリングスイッチ244でサンプルホールドパルスに応答してプルアップされているモニタラインMNTL21の電位を接地電位に設定し、第2スキャン動作（逆スキャン動作）時には、水平スタートパルスHSTを水平スキャナの初段のシフト段231-1に供給して、最終段から初段に向かうスキャン動作を行って、水平スキャナの初段シフト段231-1による信号をシフトインすると、第2モニタ回路25において水平クロック信号HCKおよび反転クロック信号HCKXに同期してシフトパルスSF2P251を出力し、スイッチ252でシフトパルスに応答してクロック信号DCKおよび反転クロック信号DCKXのうち、初段シフト段231-1が抜き取った信号DCKXと異なる信号DCKを抜き取り、サンプルホールドパルスSHP251として出力し、サンプリングスイッチ254でサンプルホールドパルスに応答してプルアップされているモニタラインMNTL21の電位を接地電位に設定することから、以下の効果を得ることができる。

すなわち、スキャン方向反転においてクロックの位相が反転する水平スキャナ（シフト段の個数が偶数）においても、出力電位変化の位相が変化することがなく、いずれのスキャン方向で動作しても高い精度でモニタすることができ、画が半分ずれてしまうようなことがなく、精度の高い画像表示を実現できる。

## 【0093】

また、水平スキャナ23では、シフトレジスタ231から順次出力されるシフ

トパルス SFTP231～SFTP234 をサンプルホールドパルスとして用いるのではなく、シフトパルス SFTP231～SFTP234 に同期して、互いに逆相のクロック DCKX, DCK を交互に抜き取り、これらクロック DCKX, DCK を位相調整回路を介してサンプルホールドパルス SHP231～SHP234 として用いるようにしている。これにより、サンプルホールドパルス SHP231～SHP234 のばらつきを抑えることができる。その結果、サンプルホールドパルス SHP231～SHP234 のばらつきに起因するゴーストを除去できる。

#### 【0094】

しかも、水平スキャナ 23 においては、シフトレジスタ 231 のシフト動作の基準となる水平クロック HCKX, HCK を抜き取ってサンプルホールドパルスとして用いるのではなく、水平クロック HCKX, HCK に対して同じ周期でかつデューティ比の小さいクロック DCKX, DCK を別途生成し、これらクロック DCKX, DCK を抜き取ってサンプルホールドパルス SHP231～SHP234 として用いるようにしている。このため、水平駆動の際に、サンプリングパルス相互間での完全ノンオーバーラップサンプリングを実現できることから、オーバーラップサンプリングに起因する縦スジの発生を抑えることができる。

#### 【0095】

なお、本実施形態では、アナログ映像信号を入力とし、これをサンプリングして点順次にて各画素を駆動するアナログインターフェース駆動回路を搭載した液晶表示装置に適用した場合について説明したが、デジタル映像信号を入力とし、これをラッチした後アナログ映像信号に変換し、このアナログ映像信号をサンプリングして点順次にて各画素を駆動するデジタルインターフェース駆動回路を搭載した液晶表示装置にも、同様に適用可能である。

また、本実施形態においては、各画素の表示エレメント（電気光学素子）として液晶セルを用いたアクティブマトリクス型液晶表示装置に適用した場合を例に採って説明したが、液晶表示装置への適用に限られるものではなく、各画素の表示エレメントとしてエレクトロルミネッセンス（EL: electroluminescence）素子を用いたアクティブマトリクス型 EL 表示装置など、水平駆動回路にクロック

ドライブ方式を採用した点順次駆動方式のアクティブマトリクス型表示装置全般に適用可能である。

#### 【0096】

点順次駆動方式としては、周知の1H反転駆動方式やドット反転駆動方式の外に、映像信号を書き込んだ後の画素配列において、画素の極性が隣り合う左右の画素で同極性となり、かつ上下の画素で逆極性となるように、隣り合う画素列間で奇数行離れた2行、たとえば上下の2行の画素に互いに逆極性の映像信号を同時に書き込むいわゆるドットライン反転駆動方式などがある。

#### 【0097】

### 第2実施形態

図16は、本発明の第2の実施形態に係る点順次駆動方式のアクティブマトリクス型液晶表示装置の構成例を示す回路図である。

#### 【0098】

本第2の実施形態が上述した第1の実施形態と異なる点は、第1モニタ回路24および第2モニタ回路25の出力パルスをフィードバック制御回路27に伝達するモニタラインを共通化せずに、個別の第1モニタラインMNTL21と第2モニタラインMNTL22を配線したことにある。

#### 【0099】

この場合、第1モニタ回路24の出力が第1モニタラインMNTL21に接続され、第2モニタ回路25の出力が第2モニタラインMNTL22に接続されている。

そして、第1モニタラインMNTL21はプルアップ抵抗R21によりプルアップされており、他端側がバッファBF21を介してフィードバック制御回路27の第1入力端子に接続されている。

同様に、第2モニタラインMNTL22はプルアップ抵抗R22によりプルアップされており、他端側がバッファBF22を介してフィードバック制御回路27の第2入力端子に接続されている。

#### 【0100】

本第2の実施形態によれば、上述した第1の実施形態の効果に加えて、第1モ



ニタラインMNTL21と第2モニタラインMNTL22とを略同一長に配線として形成することが可能で、伝搬遅延差等によるモニタ誤差等を防止でき、より高精度なモニタリングを実現できる利点がある。

#### 【0101】

### 第3実施形態

本第3の実施形態では、図11または図16の点順次駆動方式のアクティブマトリクス型液晶表示装置を表示パネル（LCD）として適用可能な投写型液晶表示装置（液晶プロジェクタ）の構成例について説明する。

#### 【0102】

以上の第1および第2の実施形態に係る点順次駆動方式のアクティブマトリクス型液晶表示装置は、投写型液晶表示装置（液晶プロジェクタ）の表示パネル、即ちLCD(liquid crystal display)パネルとして用いることが可能である。

#### 【0103】

図17は、本発明に係る点順次駆動方式のアクティブマトリクス型液晶表示装置を表示パネル（LCD）として適用可能な投写型液晶表示装置のシステム構成を示すブロック図である。

#### 【0104】

本例に係る投写型液晶表示装置40は、映像信号源（VSRC）41、システムボード（SYSBRD）42およびLCDパネル（PNL）43を有する。

このシステム構成において、システムボード42では、映像信号源41から出力される映像信号に対して先述したサンプルホールドポジションの調整などの信号処理が行われる。システムボード42には、図11のタイミングジェネレータを含むフィードバック制御回路27も搭載される。

そして、LCDパネル43として、先述した実施形態に係る点順次駆動方式のアクティブマトリクス型液晶表示装置が用いられる。また、カラーの場合には、LCDパネル43がR（赤）、G（緑）、B（青）にそれぞれ対応して設けられる。

#### 【0105】

図18は、投写型カラー液晶表示装置の光学系の構成の一例を示す概略構成図

である。

図18の投写型カラー液晶表示装置の光学系400において、光源401から発せられる白色光は、第1のビームスプリッタ402で特定の色成分、たとえば一番波長の短いB（青）の光成分のみが透過し、残りの色の光成分は反射される。第1のビームスプリッタ402を透過したBの光成分は、ミラー403で光路が変更され、レンズ404を通してBのLCDパネル405Bに照射される。

第1のビームスプリッタ402で反射された光成分については、第2のビームスプリッタ406でたとえばG（緑）の光成分が反射され、R（赤）の光成分が透過する。第2のビームスプリッタ406で反射されたGの光成分は、レンズ407を通してGのLCDパネル405Gに照射される。

第2のビームスプリッタ406を透過したRの光成分は、ミラー408、409で光路が変更され、レンズ410を通してRのLCDパネル405Rに照射される。

LCDパネル405R、405G、405Bは各々、複数の画素がマトリクス状に配置されてなる第1の基板と、この第1の基板に対して所定の間隔をもって対向配置された第2の基板と、これら基板間に保持された液晶層と、各色に対応したフィルタ層とを有する。

これらLCDパネル405R、405G、405Bを経たR、G、Bの各光は、クロスプリズム411で光合成される。そして、このクロスプリズム411から出射される合成光は、投射プリズム412によってスクリーン413に投射される。

#### 【0106】

上記構成の投写型液晶表示装置において、LCDパネル405R、405G、405Bとして、先述した実施形態に係る点順次駆動方式のアクティブマトリクス型液晶表示装置を用い、たとえばLCDパネル405R、405Bが第1スキャン動作（通常スキャン動作）を、LCDパネル405Gが第2スキャン動作（逆スキャン動作）を行うようにスキャン方向切替信号RGTがハイレベルでLCDパネル405R、405Bに供給され、ローレベルでLCDパネル405Gに供給される。

これにより、スキャン動作の左右反転時にクロックの位相が変化しても、いずれのLCDパネル405R、405G、405Bの第1モニタ回路24または第2モニタ回路25から出力の位相のそろったパルスを得ることができる。

すなわち、スキャン方向反転においてクロックの位相が反転する水平スキャナにおいても、出力電位変化の位相が変化することがなく、いずれのスキャン方向で動作しても高い精度でモニタすることができ、画が半分ずれてしまうようなことがなく、精度の高い画像表示を実現できる。

また、本実施形態に係る液晶表示装置では水平駆動系において完全ノンオーバーラップサンプリングを実現していることから、オーバーラップサンプリングに起因する縦スジの発生を抑えることができるとともに、ゴーストマージンを上げることができるため、より高画質の画像表示を実現できる。

#### 【0107】

なお、投写型液晶表示装置にはリアタイプとフロントタイプとがあり、一般的に、リアタイプの投写型液晶表示装置は動画用のプロジェクションTVとして、フロントタイプの投写型液晶表示装置はデータプロジェクタとして用いられているが、先述した実施形態に係る点順次駆動方式のアクティブマトリクス型液晶表示装置はいずれのタイプにも適用可能である。また、ここでは、カラーの投写型液晶表示装置に適用した場合を例に採って説明したが、モノクロの投写型液晶表示装置にも同様に適用可能である。

#### 【0108】

##### 【発明の効果】

以上説明したように、本発明によれば、スキャン方向反転においてクロックの位相が反転する水平スキャナにおいても、出力電位変化の位相が変化することがなく、いずれのスキャン方向で動作しても高い精度でモニタすることができる。したがって、画が半分ずれてしまうようなことがなく、精度の高い画像表示を実現できる利点がある。

##### 【図面の簡単な説明】

#### 【図1】

一般的な点順次駆動方式を採用したアクティブマトリクス型液晶表示装置の構

成を示す回路図である。

【図 2】

アクティブマトリクス型液晶表示装置の表示パネルの構成例を示すブロック図である。

【図 3】

水平クロック HCK, HCKX とクロック DCK, DCKX とのタイミング関係を示すタイミングチャートである。

【図 4】

図 1 の水平スキャナを中心とした動作を説明するための図である。

【図 5】

図 1 の水平スキャナを中心とした動作を説明するための波形図である。

【図 6】

図 1 の水平スキャナの課題を説明するための図である。

【図 7】

モニタ回路を設けた従来の液晶表示装置の構成例を示すブロック図である。

【図 8】

図 7 のモニタ回路と周辺の水平スキャナの一部の具体的な構成例を示す回路図である。

【図 9】

図 8 の回路の通常方向（図 8 中の左から右方向）にスキャンする場合の動作を説明するためのタイミングチャートである。

【図 10】

図 8 の回路の逆方向（図 8 中の右から左方向）にスキャンする場合の動作、および課題を説明するためのタイミングチャートである。

【図 11】

本発明の第 1 の実施形態に係る点順次駆動方式のアクティブマトリクス型液晶表示装置の構成例を示す回路図である。

【図 12】

図 11 のアクティブマトリクス型液晶表示装置の表示パネルの構成例を示すブ

ロック図である。

【図 1 3】

シフトレジスタのシフト段間に挿入される切替回路の構成例を示す回路図である。

【図 1 4】

図 1 1 の回路の通常スキャン動作を説明するためのタイミングチャートである。

【図 1 5】

図 1 1 の回路の逆スキャン動作を説明するためのタイミングチャートである。

【図 1 6】

本発明の第 2 の実施形態に係る点順次駆動方式のアクティブマトリクス型液晶表示装置の構成例を示す回路図である。

【図 1 7】

本発明に係る点順次駆動方式のアクティブマトリクス型液晶表示装置を表示パネル（LCD）として適用可能な投写型液晶表示装置のシステム構成を示すブロック図である。

【図 1 8】

本発明に係る点順次駆動方式のアクティブマトリクス型液晶表示装置を表示パネル（LCD）として適用可能な投写型カラー液晶表示装置の光学系の構成の一例を示す概略構成図である。

【符号の説明】

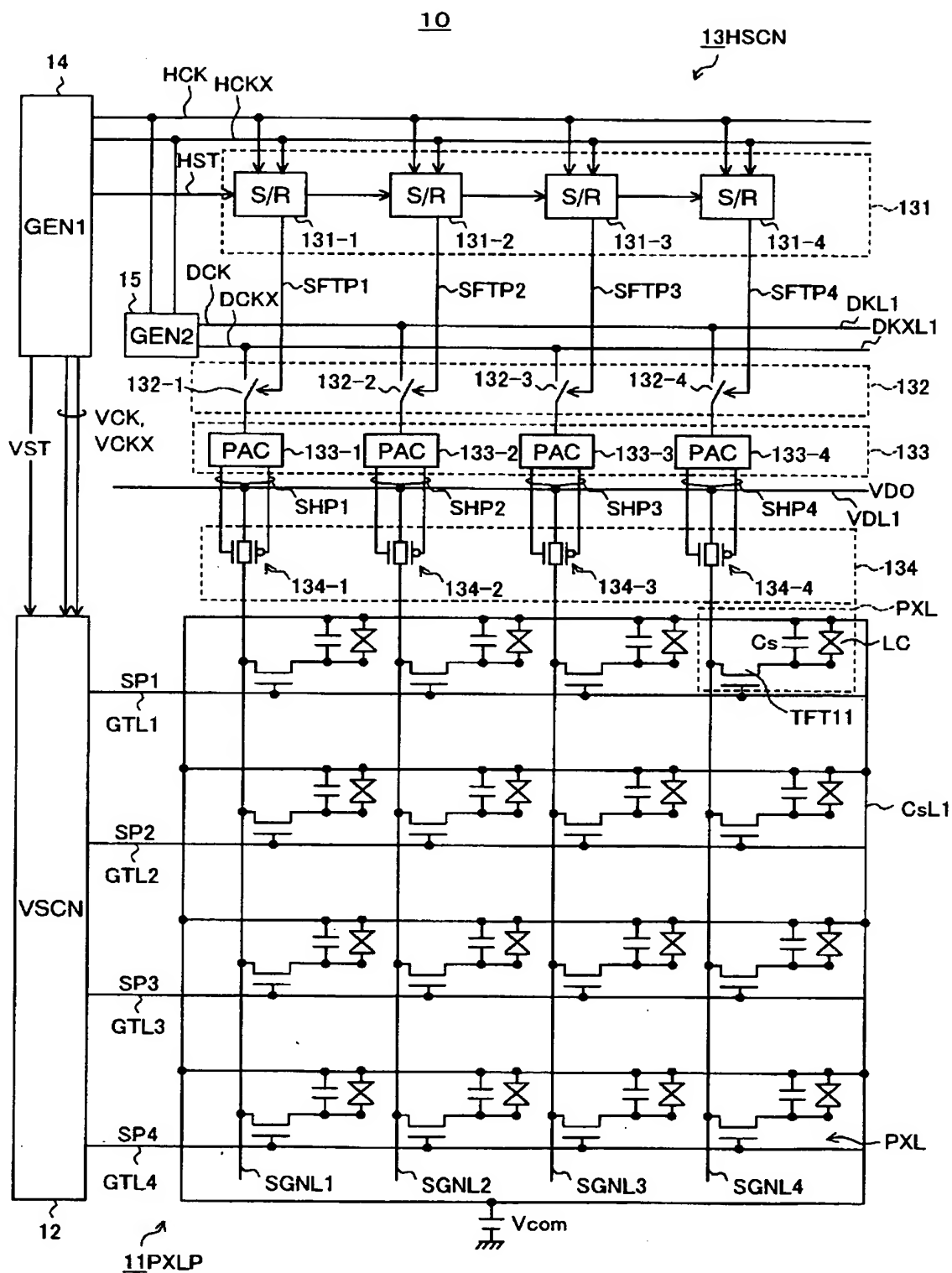
2 0, 2 0 A…液晶表示装置、2 1…有効画素部（PXL P）、2 2…垂直スキャナ（VSCN）、2 3…水平スキャナ（HSCN）、2 4…第 1 モニタ回路（MNT 1）、2 5…第 2 モニタ回路（MNT 2）、2 6…クロック生成回路（GEN）、2 7…フィードバック制御回路（FDBCIC）、2 8…プリチャージ回路（PRCG）、3 0…表示パネル、4 0…投写型液晶表示装置、4 1…映像信号源（VSRC）、4 2…システムボード（SYSBRD）、4 3…LCD パネル（PNL）4 3、4 0 0…光学系、4 0 1…光源、4 0 2…第 1 のビームスプリッタ、4 0 3, 4 0 8, 4 0 9…ミラー、4 0 4, 4 0 7, 4 1 0…レン

ズ、4 0 5 R, 4 0 5 G, 4 0 5 B…LCDF パネル、4 0 6…第 2 のビームスプリッタ、4 1 1…クロスプリズム、4 1 2…投射プリズム、4 1 3…スクリーン。

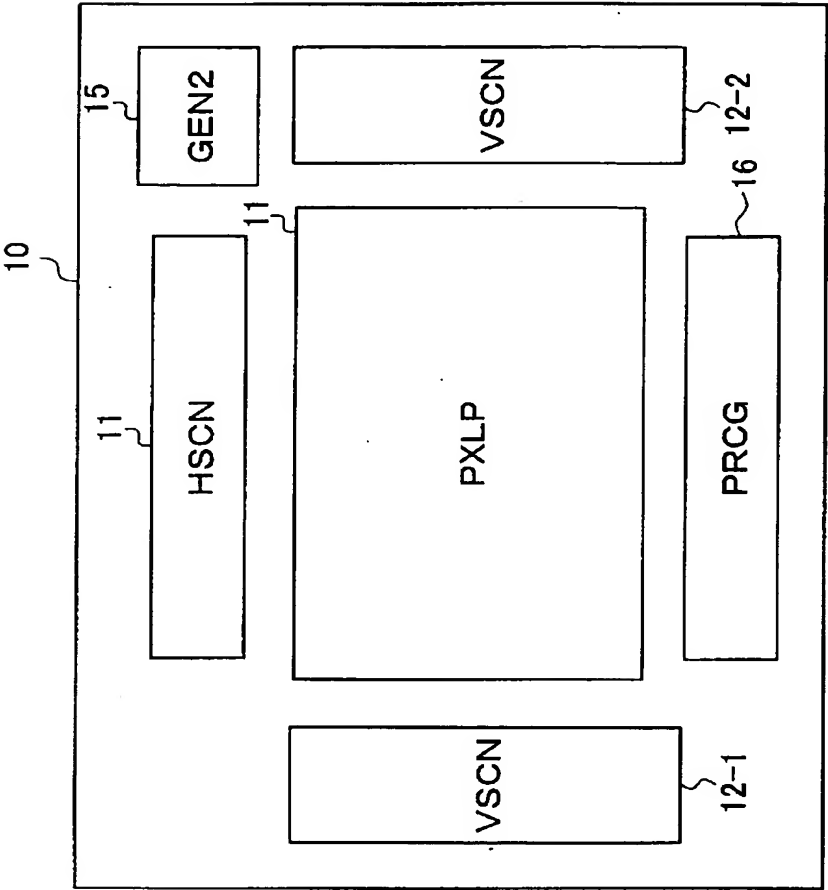
【書類名】

図面

【図 1】

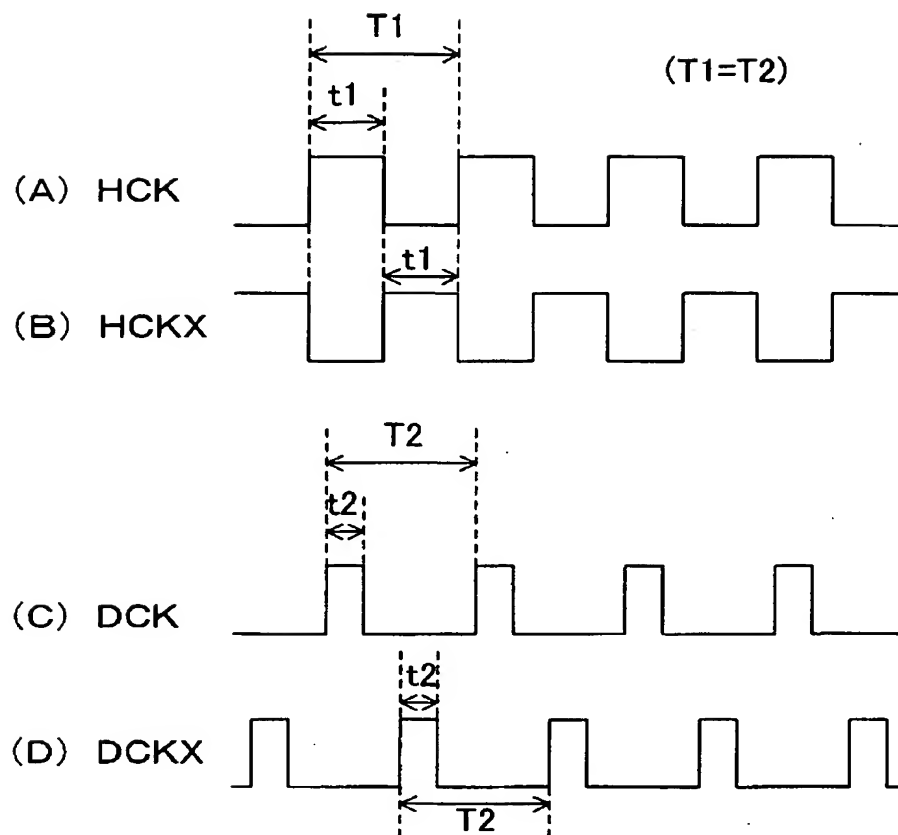


【図 2】

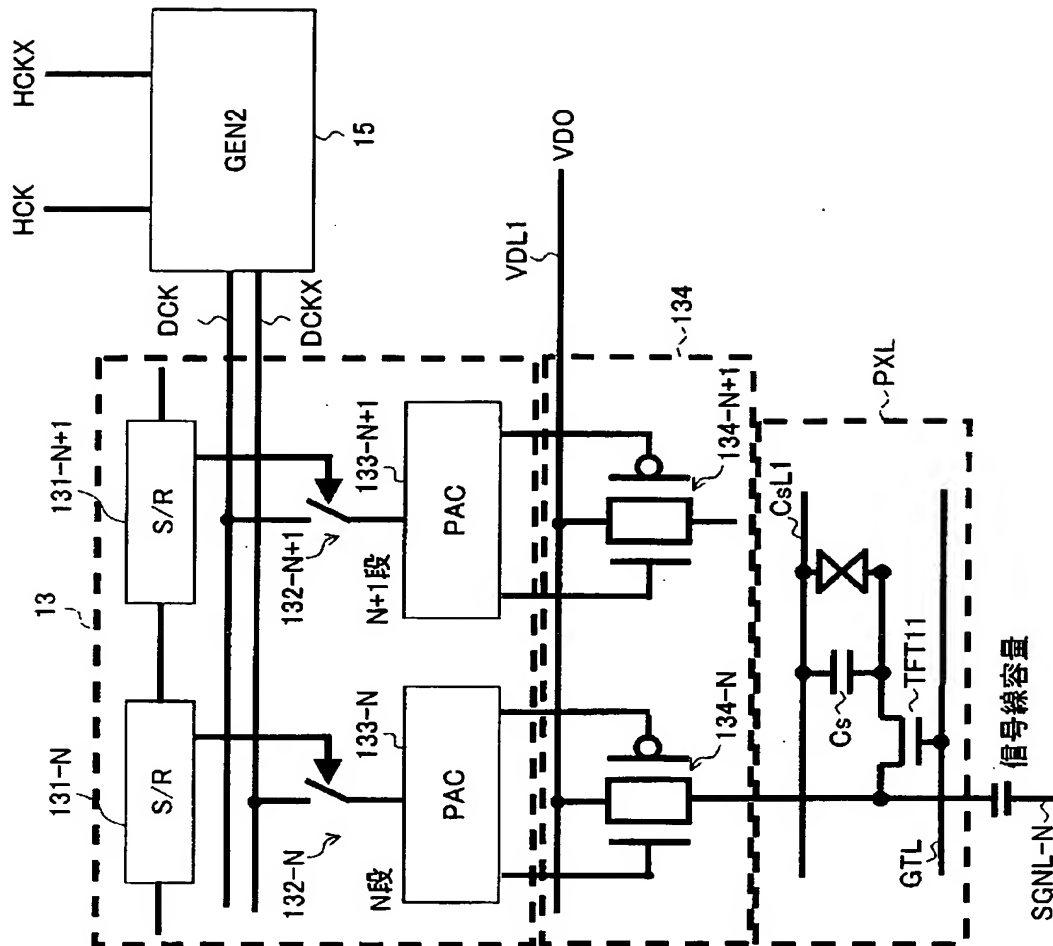




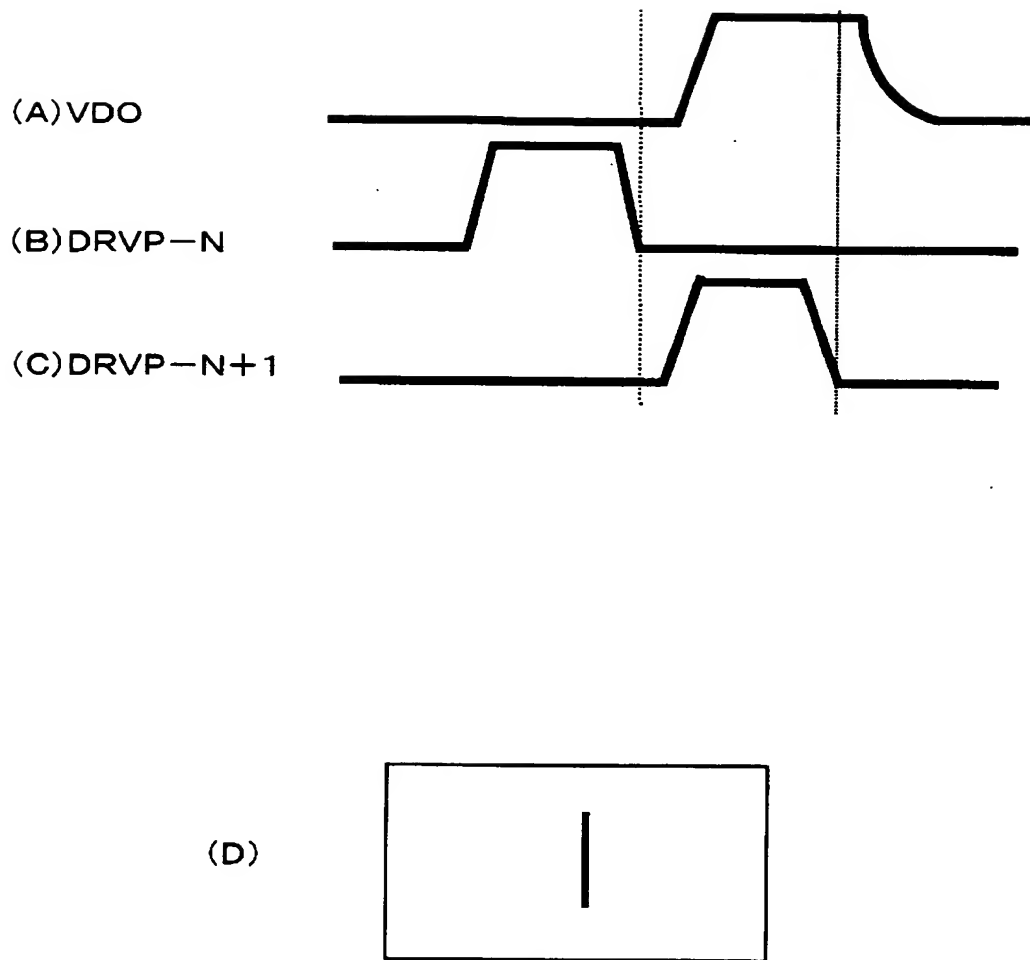
【図 3】



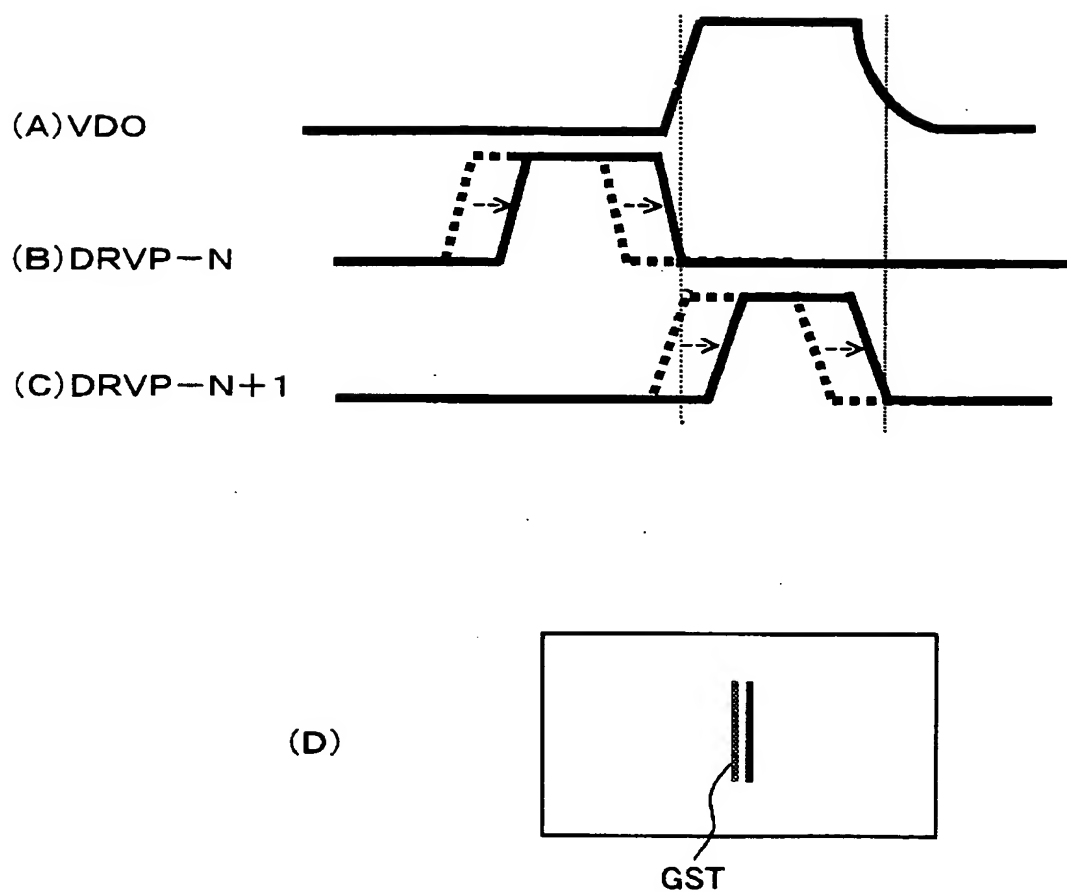
【図 4】



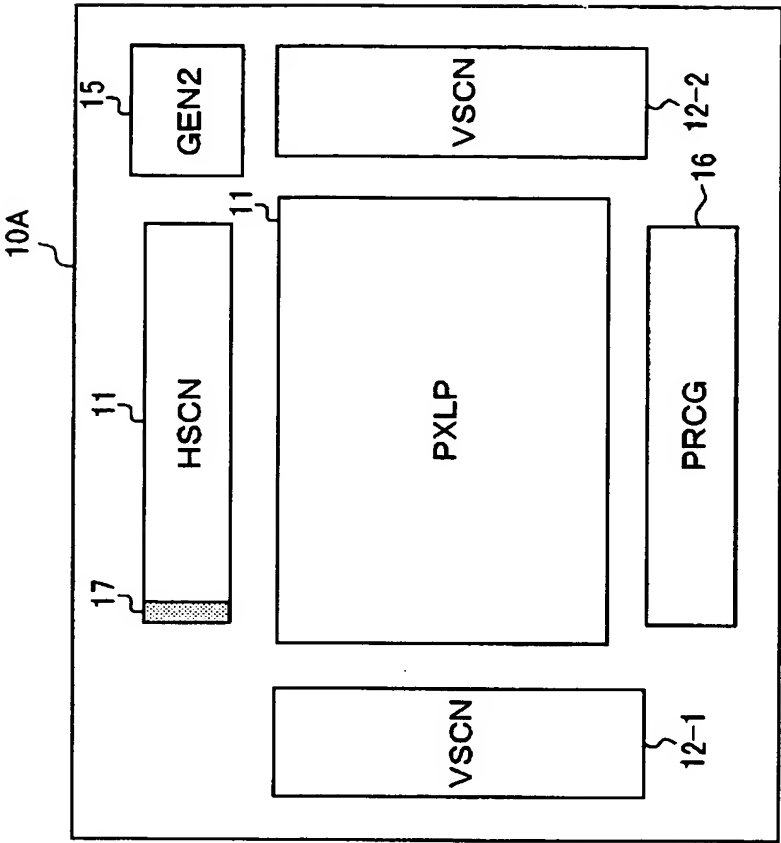
【図 5】



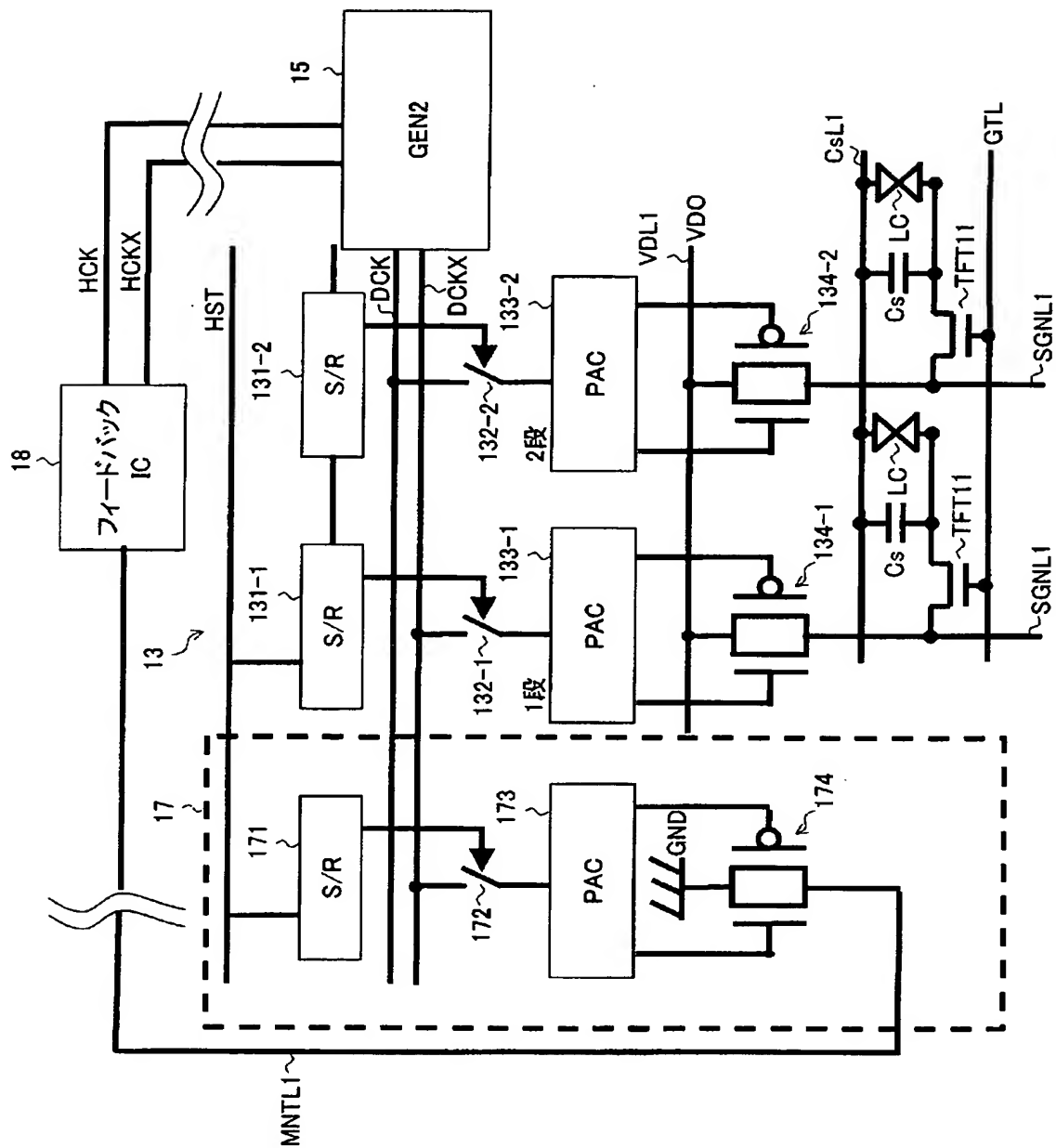
【図 6】



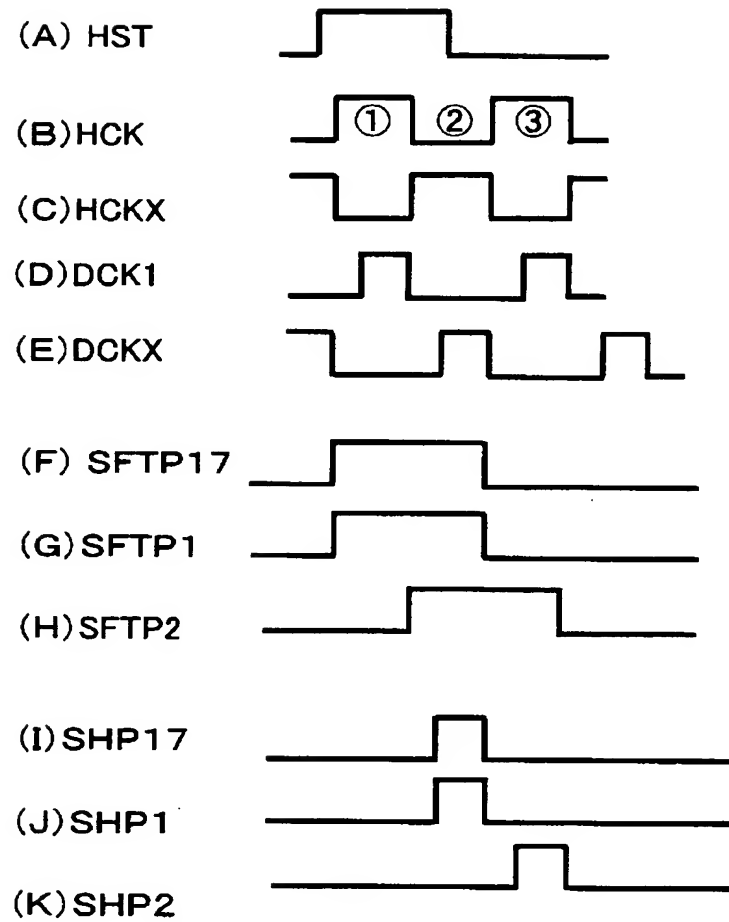
【図 7】



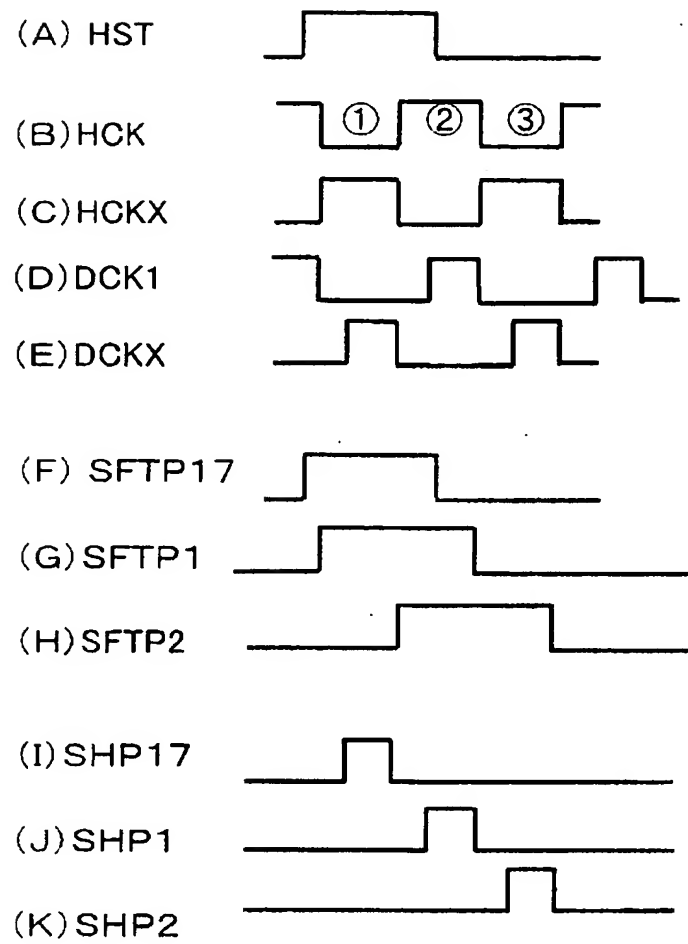
【図 8】



【図 9】

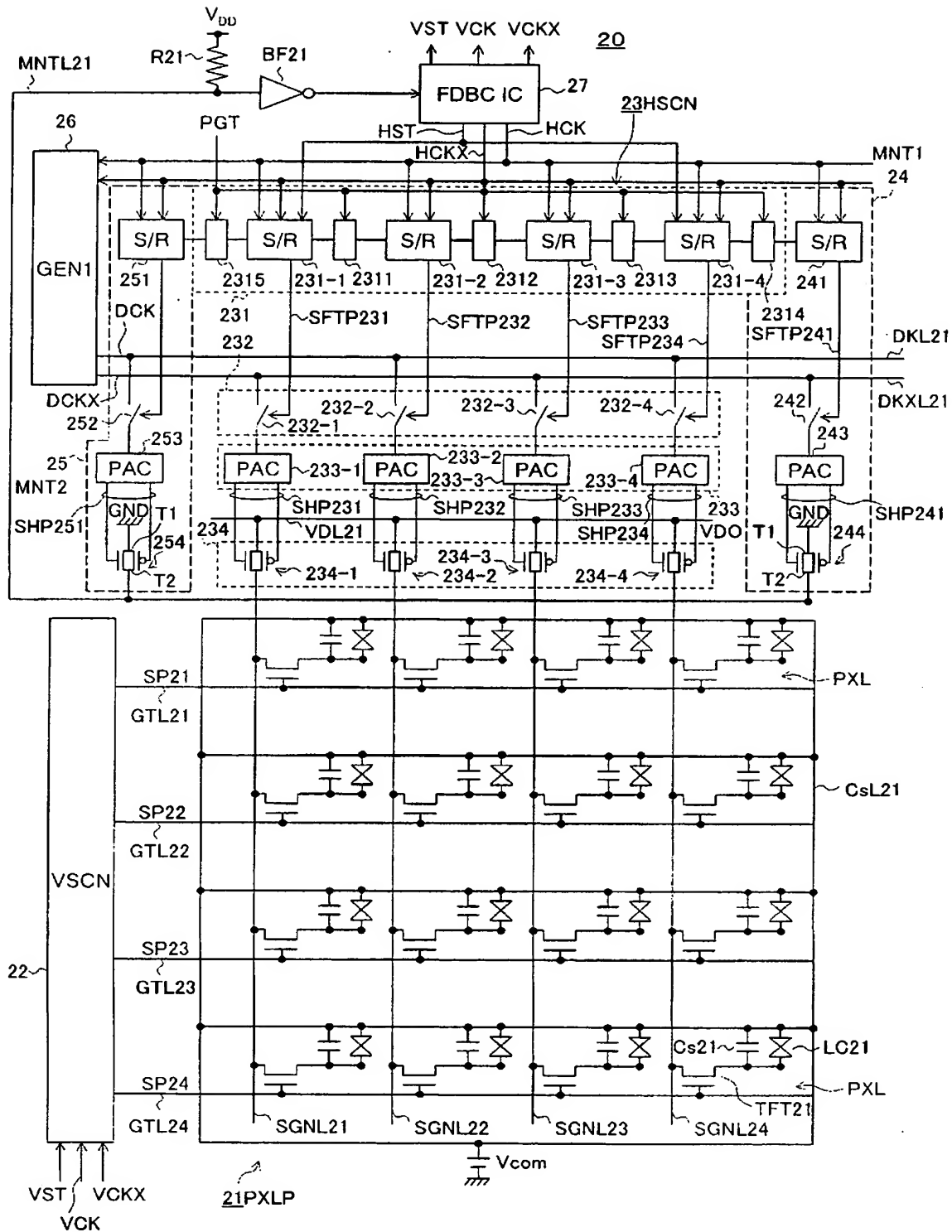


【図 10】

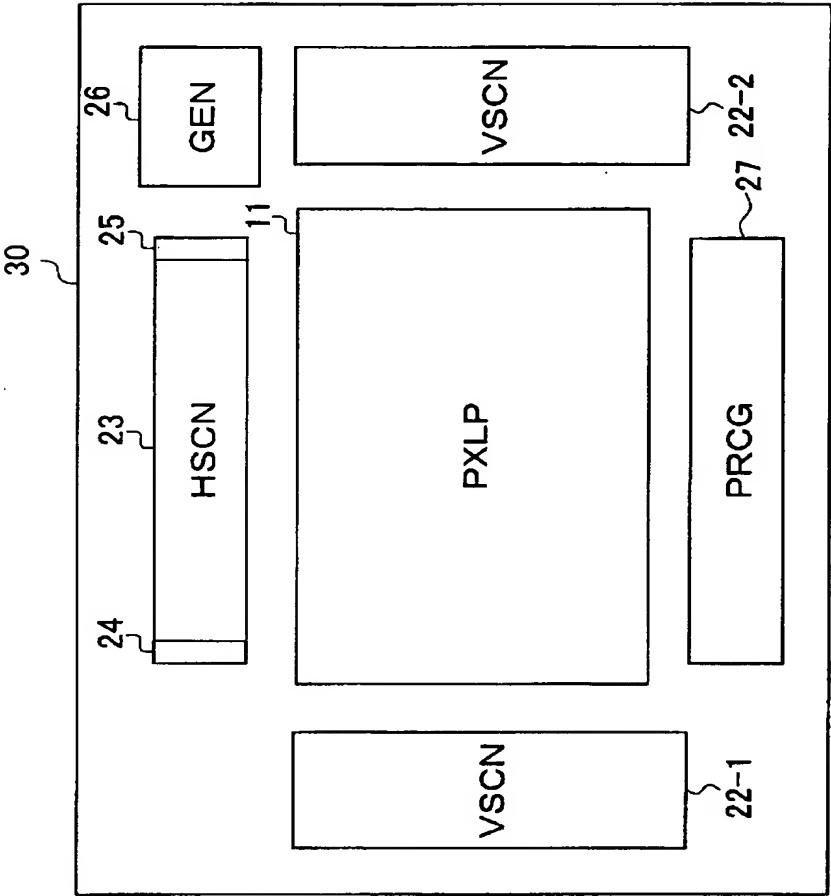




【図 11】

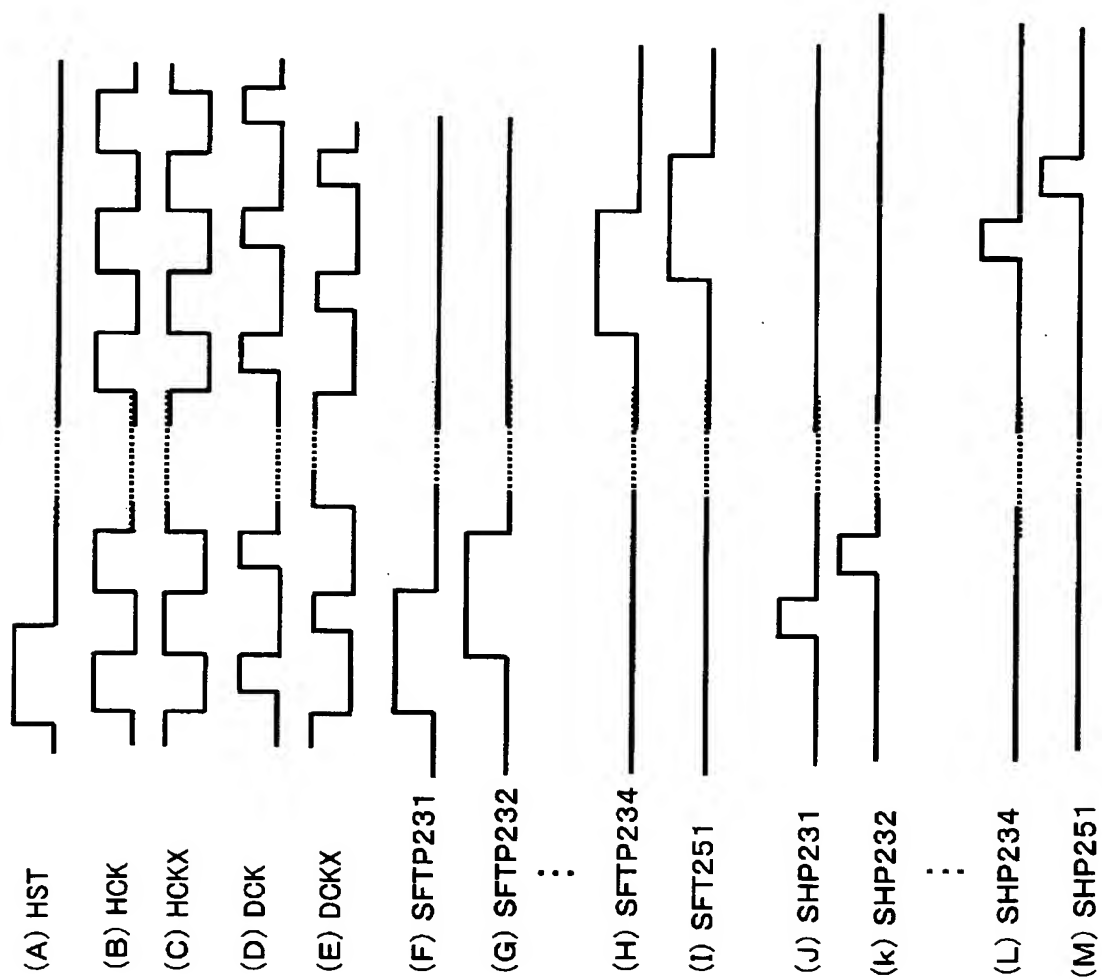


【図 12】

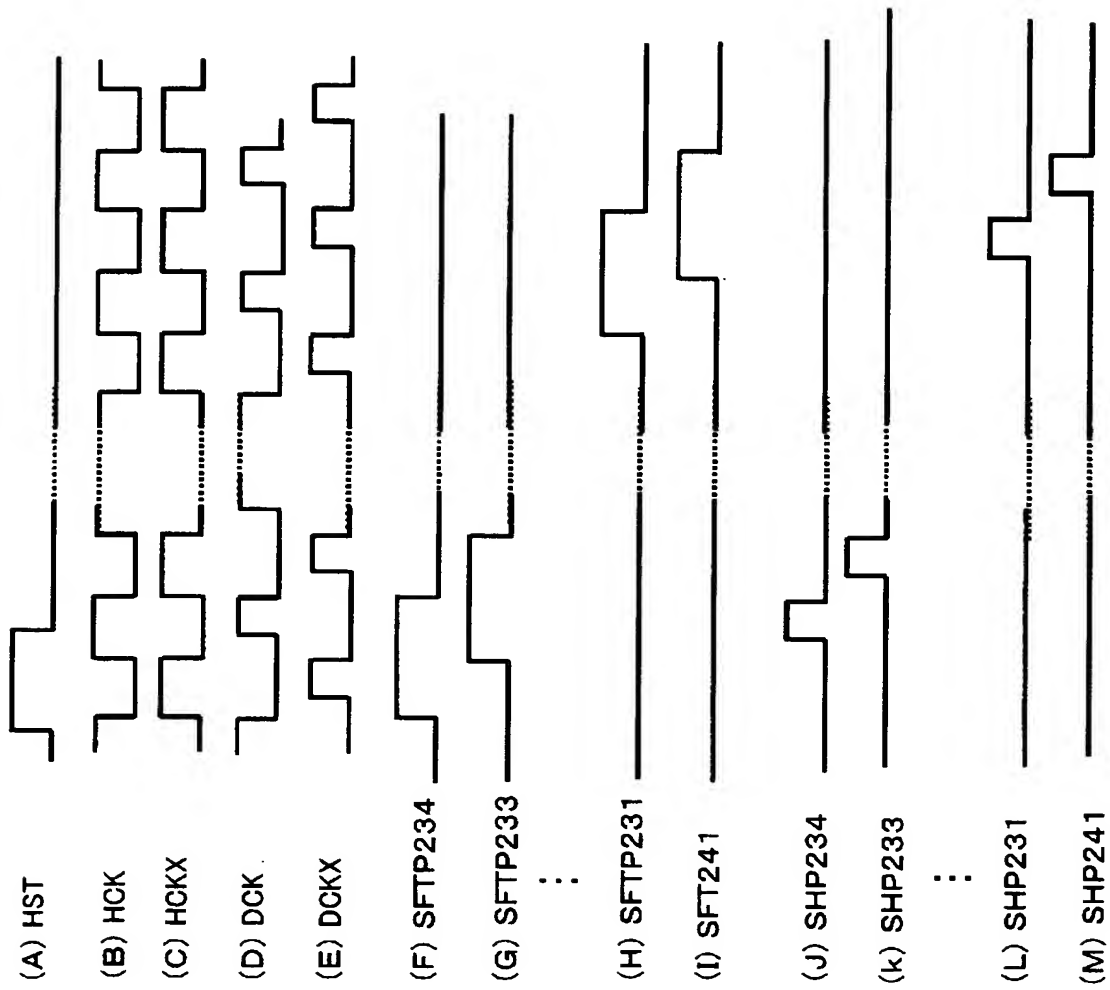




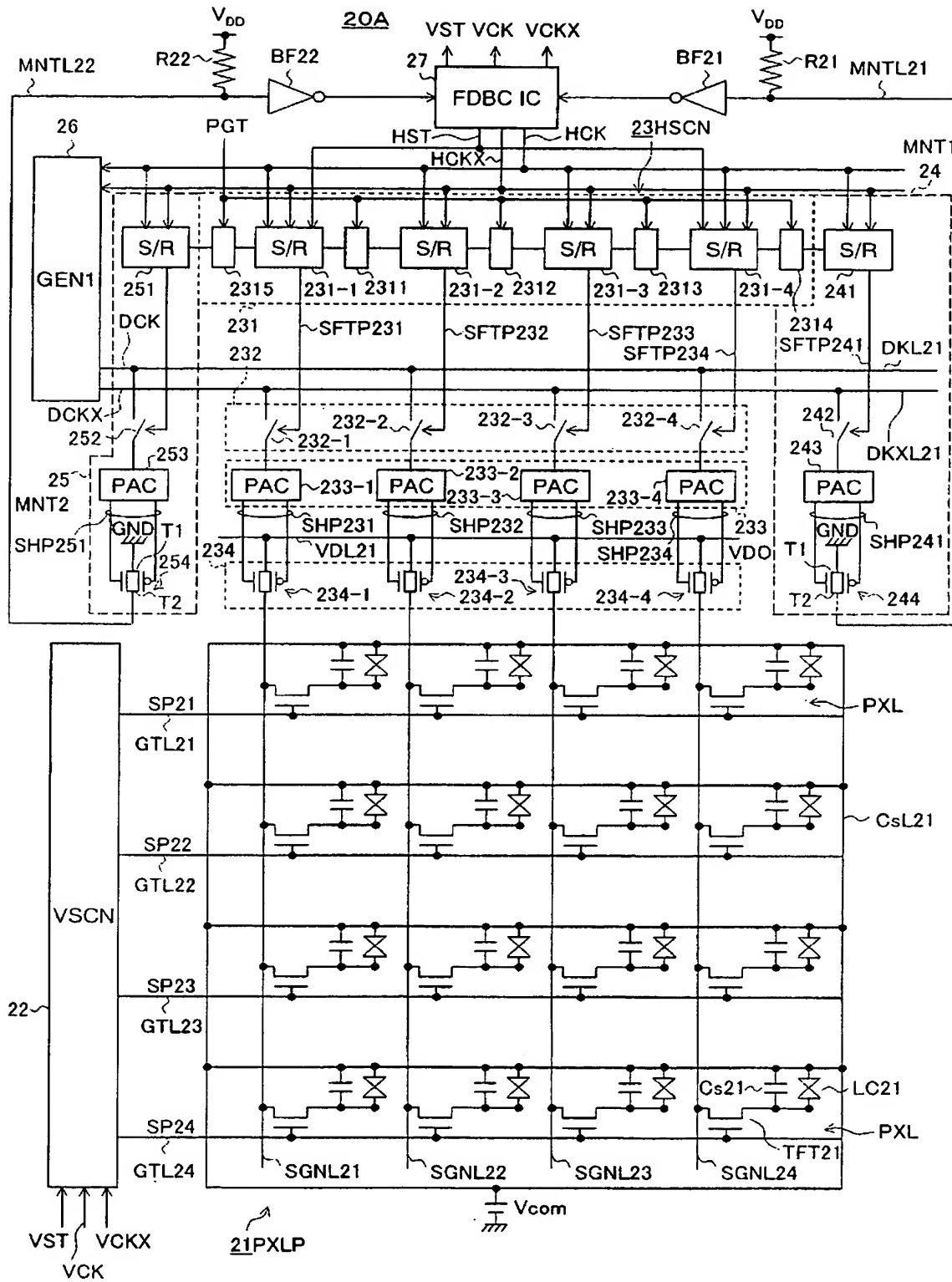
【図 14】



【図 15】

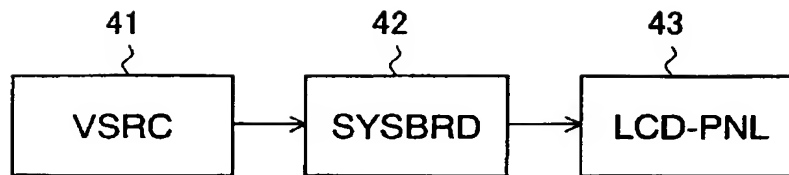


【図 16】

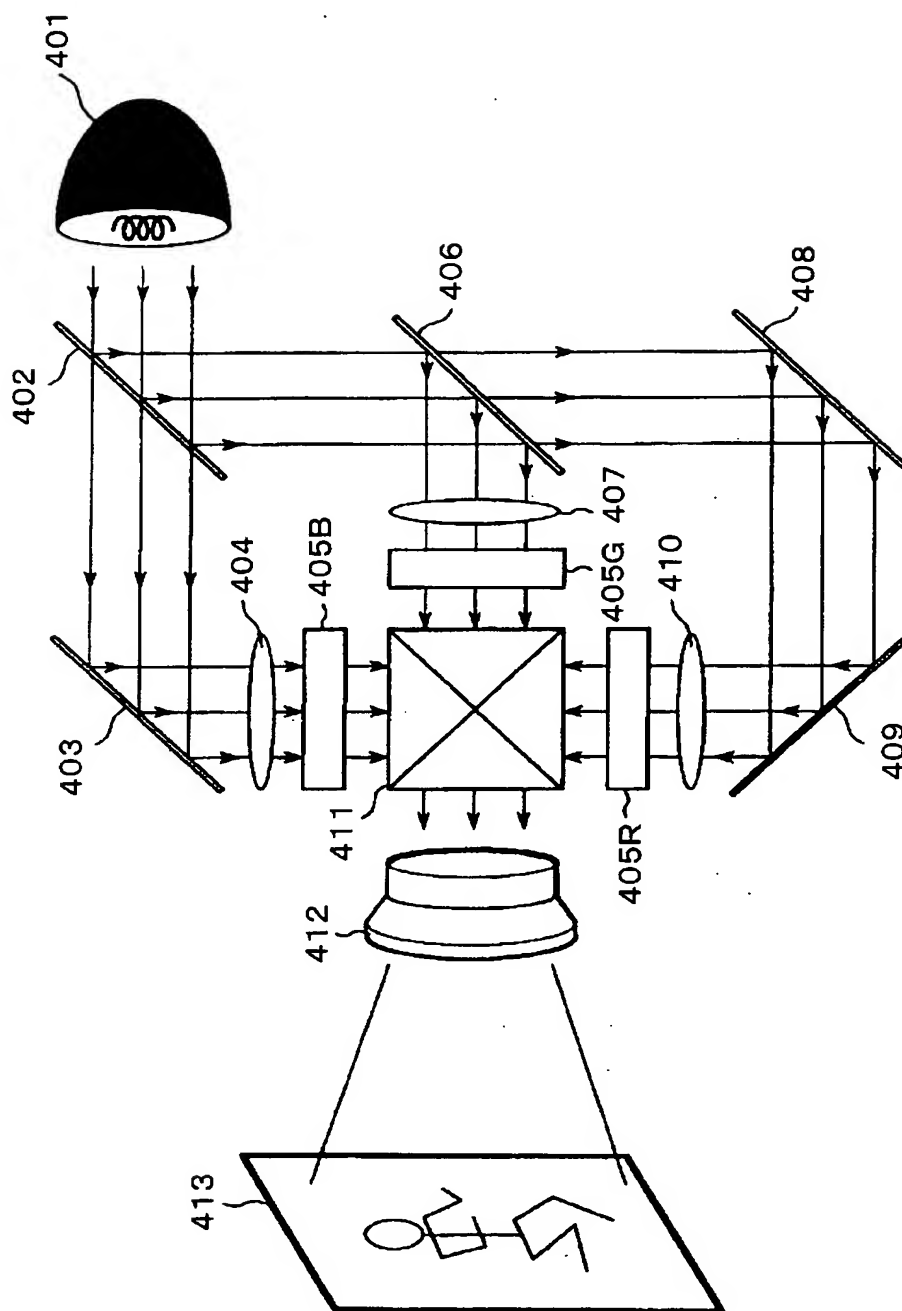


【図 17】

40



【図 18】





【書類名】 要約書

【要約】

【課題】 出力電位変化の位相が変化せず、いずれのスキャン方向で動作しても精度の高い画像表示を実現できる表示装置および投射型表示装置を提供する。

【解決手段】 水平スキャナ 23 で、第 1 スキャン動作時には初段からスキャン動作を行って最終シフト段 231-4 による信号を第 1 モニタ回路 24 でシフトインすると、シフトパルスに応答して最終シフト段 231-4 が抜き取った信号 DCK と異なる信号 DCKX を抜き取り、このサンプルホールドパルスに응答してモニタライン MNTL 21 の電位を接地電位に設定し、第 2 スキャン動作時には最終段スキャン動作を行って初段シフト段 231-1 による信号を第 2 モニタ回路 25 でシフトインすると、シフトパルスに응答してシフト段 231-1 が抜き取った信号 DCKX と異なる信号 DCK を抜き取りこのサンプルホールドパルスに응答してモニタライン MNTL 21 の電位を接地電位に設定する。

【選択図】 図 11

特願 2 0 0 3 - 0 5 4 6 3 2

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 1 8 5 ]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都品川区北品川 6 丁目 7 番 3 5 号

氏 名

ソニー株式会社